

Inhaltsverzeichnis

1. Grundlagen	1
1.1 Aufbau eines Digitalrechners	1
1.1.1 Einführung	1
1.1.2 Erklärung wichtiger Begriffe	5
1.1.3 Zur Abgrenzung zwischen CISC- und RISC-Prozessoren	8
1.1.4 Exkurs: Zu den Begriffen bit und byte	12
1.2 Entwicklungsgeschichte der Mikroprozessoren	13
1.2.1 Die verschiedenen Prozessor-Generationen	13
1.2.2 Technologische Entwicklungen	18
1.3 Basisarchitektur eines Mikroprozessors	22
1.3.1 Gehäuse und Anschlüsse	22
1.3.2 Exkurs: Zur Beschreibung von Signalen und Steuerbits	28
1.3.3 Interner Aufbau	28
2. Komponenten eines Mikroprozessors	31
2.1 Steuerwerk	31
2.1.1 Funktion und Aufbau	31
2.1.2 Ein-/Ausgangssignale	37
2.1.3 Das Steuerregister	40
2.1.4 Fallstudie: Das Steuerwerk des Motorola MC68000	41
2.1.5 Fallstudie: Das Steuerwerk des Intel 80486	43
2.2 Ausnahmebehandlung	44
2.2.1 Ausnahmeroutinen	45
2.2.2 Prozessorexterne Ursachen für Ausnahmesituationen	47
2.2.3 Prozessorinterne Ursachen für Ausnahmesituationen	50
2.2.4 Ermittlung der Startadresse einer Ausnahmeroutine	52
2.2.5 Die Behandlung mehrerer Interruptquellen	53
2.2.6 Prioritäten bei mehrfachen Unterbrechungen	59
2.2.7 Exkurs: Interruptkontrolle der Prozessoren MC680x0	60
2.3 Adreßwerk	63
2.4 Operationswerk	67
2.4.1 Integer-Rechenwerke	67
2.4.2 Barrel Shifter	78
2.4.3 Multiplizier-Akkumulier-Rechenwerke	80

2.4.4	Gleitpunkt-Rechenwerke	81
2.4.5	Multimedia-Rechenwerke	84
2.5	Registersatz	88
2.5.1	Registertypen.....	88
2.5.2	Stack und Stackregister	93
2.5.3	Registersätze realer Mikroprozessoren.....	94
2.5.4	Registerspeicher	102
2.6	Systembusschnittstelle	110
2.6.1	Aufbau.....	110
2.6.2	Exkurs: Realisierung der Busankopplung	112
2.6.3	Zeitverhalten der Systembus-Signale	114
2.6.4	Busse mit Paketübertragung	125
2.6.5	Multiplexbus.....	127
2.6.6	Steuerung der Datenbusbreite	129
2.6.7	Adressierung von Peripheriebausteinen	131
2.6.8	Weitere Signale der Systembusschnittstelle.....	132
2.6.9	Aufbau und Funktion eines Systembus-Controllers.....	137
3.	Hardware/Software-Schnittstelle	141
3.1	Datentypen und Datenformate	141
3.1.1	Datentypen und Datenformate von 8-bit-Prozessoren.....	142
3.1.2	Datentypen und Datenformate von 16/32-bit-Prozessoren.....	144
3.1.3	Exkurs: IEEE-754-Standard	145
3.1.4	Bit- und blockorientierte Datentypen und ihre Formate.....	149
3.1.5	Weitere Datentypen und Datenformate	151
3.2	Befehlssätze	154
3.2.1	Begriffe und Definitionen	156
3.2.2	Realisierung eines Maschinenbefehlssatzes	158
3.2.3	Darstellung der verschiedenen Befehlsgruppen	166
3.3	Adressierungsarten.....	197
3.3.1	Voraussetzungen und Begriffe	197
3.3.2	Beschreibung der wichtigsten Adressierungsarten.....	200
3.3.3	Minimaler Satz von Adressierungsarten.....	215
4.	Moderne Hochleistungsprozessoren	217
4.1	Prinzipieller Aufbau	217
4.1.1	Fallstudie: Motorola MC68040	222
4.1.2	Fallstudie: Motorola MC88110	223
4.2	Cache-Speicher	224
4.2.1	Motivation	224
4.2.2	Funktionsweise eines Caches	226
4.2.3	Aufbau eines Cache-Speichers	229
4.2.4	Anbindung des Caches an den Systembus	237
4.2.5	Steuer- und Statussignale des Cache-Controllers.....	239

4.2.6	Systembusüberwachung zur Kohärenz-Erhaltung.....	240
4.2.7	MESI-Kohärenzprotokoll.....	241
4.2.8	Realisierte Cache-Speicher.....	246
4.3	Fließbandverarbeitung.....	248
4.3.1	Grundprinzip	248
4.3.2	Pipelinehemmnisse.....	251
4.3.3	Beispiele für realisierte Pipelines	258
4.4	Superskalarität.....	260
4.4.1	Parallel-Pipelines.....	260
4.4.2	Statische Befehlszuteilung	261
4.4.3	Dynamische Befehlszuteilung	262
4.5	Verzweigungsvorhersage	264
4.5.1	Statische Vorhersagen	265
4.5.2	Dynamische Vorhersage.....	265
4.6	Spekulative und ungeordnete Befehlsausführung	271
4.7	Architektur der x86-kompatiblen Prozessoren.....	275
4.7.1	Grundlagen	275
4.7.2	Fallstudie: Pentium III von Intel.....	277
4.7.3	Fallstudie: Trace (Execution) Cache des Intel Pentium 4	280
4.7.4	Fallstudie: Athlon von AMD.....	282
5.	Speicher- und Prozeßverwaltung	285
	(Überarbeitung und Erweiterung eines Textbeitrags von Dr. J. Dunkel)	
5.1	Einleitung.....	285
5.1.1	Ziele von Betriebssystemen.....	286
5.1.2	Spezielle Aufgaben von Betriebssystemen.....	289
5.2	Einführung in die Speicherverwaltung	292
5.2.1	Virtuelle Speicher.....	292
5.2.2	Segmentierungs- und Seitenwechselverfahren	294
5.2.3	Probleme der virtuellen Speicherverwaltung	294
5.3	Segmentorientierte Speicherverwaltung.....	300
5.3.1	Adressierung durch Segmentregister.....	300
5.3.2	Adressierungsmodi.....	305
5.3.3	Segment-Deskriptoren und Segment-Deskriptor-Tabellen	307
5.4	Seitenorientierte Speicherverwaltung.....	314
5.4.1	Berechnung physikalischer aus linearen Adressen.....	315
5.4.2	Seitenverwaltung mit Adreßraum-Erweiterung.....	321
5.4.3	Beschleunigung der Adreßberechnung durch einen TLB	325
5.4.4	Behandlung von Seitenfehlern	328
5.5	Schutzmechanismen.....	328
5.5.1	Schutzebenen und Zugriffsrechte	329
5.5.2	Schutzmaßnahmen bei Segmentverwaltung.....	330
5.5.3	Überprüfung der Zugriffsrechte	333

5.5.4	Schutzmaßnahmen der Seitenverwaltung.....	336
5.5.5	Kontrolltransfer	337
5.6	Prozeßverwaltung.....	342
5.6.1	Prozeß-Kontroll-Block	343
5.6.2	Deskriptor des Prozeß-Kontroll-Blocks	344
5.7	Kommunikation zwischen Prozessen.....	348
5.7.1	Kommunikation beim Segmentierungsverfahren.....	349
5.7.2	Kommunikation beim Seitenwechselverfahren.....	351
5.8	Ausnahmebehandlung	352
5.8.1	Interrupt-Deskriptor-Tabelle	352
5.8.2	Prozeßorientierte Ausnahmebehandlung.....	353
5.8.3	Prozedurorientierte Ausnahmebehandlung.....	354
5.8.4	<i>Trap</i> -Behandlung	356
5.9	Gesamtübersicht über die Deskriptor-Tabellen.....	358
6.	Digitale Signalprozessoren.....	361
6.1	Grundlagen der digitalen Signalverarbeitung.....	361
6.1.1	Einleitung	361
6.1.2	Aufbau eines digitalen Signalverarbeitungssystems	362
6.1.3	DSP-Einsatzbereiche.....	366
6.1.4	Typische DSP-Algorithmen	367
6.2	Basisarchitektur Digitaler Signalprozessoren.....	368
6.2.1	Typische Bus- und Speicherstruktur	368
6.2.2	Gebäuchliche Zahlenformate	372
6.2.3	Rechenwerke	373
6.2.4	Daten-Adreßwerke	377
6.2.5	Steuerwerk.....	381
6.2.6	DSP-spezifische Befehle	386
6.3	Exkurs: ADSP-218x von Analog Devices	389
6.3.1	Architektur	389
6.3.2	Zahlenformate	393
6.3.3	Rechenwerke.....	395
6.3.4	Steuerwerk.....	409
6.3.5	Speicherorganisation.....	425
6.3.6	Systembusschnittstelle und Anschluß externer Speicher	428
6.4	Hochleistungs-DSPs.....	431
6.4.1	DSP-Familie ADSP-2106x der Firma Analog Devices.....	433
6.4.2	VLIW-DSPs TMS320C6XXX von Texas Instruments.....	437
6.4.3	Multiprozessor-Kopplung von DSPs.....	441
	Literaturverzeichnis.....	453
	Index.....	459