

# Inhaltsverzeichnis

<b>Teil I – Aufgaben</b>	1
<b>1 Grundlagen der Elektrotechnik</b>	3
Aufgabe 1: Punktladungen . . . . .	3
Aufgabe 2: Elektronenstrahlröhre . . . . .	3
Aufgabe 3: Kapazität eines Koaxialkabels . . . . .	5
Aufgabe 4: Elektronenbeweglichkeit in Metallen . . . . .	5
Aufgabe 5: Widerstandsnetzwerk 1 . . . . .	6
Aufgabe 6: Widerstandsnetzwerk 2 . . . . .	7
Aufgabe 7: Maschenregel . . . . .	7
Aufgabe 8: Zwei Spannungsquellen . . . . .	8
Aufgabe 9: Strom- und Spannungsfehlerschaltung . . . . .	8
Aufgabe 10: Messbereichserweiterung . . . . .	8
Aufgabe 11: Dreieck- und Sternschaltung . . . . .	9
Aufgabe 12: Wheatstonebrücke . . . . .	9
Aufgabe 13: Lorentzkraft . . . . .	10
Aufgabe 14: Effektivwert . . . . .	11
Aufgabe 15: Oszilloskop . . . . .	12
Aufgabe 16: Induktion . . . . .	13
Aufgabe 17: Kondensatoraufladung . . . . .	13
Aufgabe 18: RC-Glied . . . . .	13
Aufgabe 19: Impulse auf Leitungen . . . . .	14
Aufgabe 20: Datenübertragung . . . . .	14
<b>2 Halbleiterbauelemente</b>	16
Aufgabe 21: Bändermodell . . . . .	16
Aufgabe 22: Diodenkennwerte messen . . . . .	16
Aufgabe 23: Diodenkennlinien erstellen . . . . .	16
Aufgabe 24: Freilaufdiode . . . . .	17
Aufgabe 25: Zenerdiode . . . . .	17
Aufgabe 26: Transistor-Kennlinie . . . . .	18

<b>3 Elektronische Verknüpfungsglieder</b>	20
Aufgabe 27: RTL–NICHT–Glieder . . . . .	20
Aufgabe 28: TTL–Glieder . . . . .	21
Aufgabe 29: Signalübergangszeiten eines CMOS–NICHT–Gliedes . . . . .	23
Aufgabe 30: CMOS–NOR–Glieder . . . . .	24
<b>4 Schaltnetze</b>	25
Aufgabe 31: Wechselschalter . . . . .	25
Aufgabe 32: Schaltnetz mit 3 Variablen . . . . .	26
Aufgabe 33: Vierstufiges Schaltnetz . . . . .	27
Aufgabe 34: Dreistufiges Schaltnetz . . . . .	28
Aufgabe 35: NAND–Logik . . . . .	28
Aufgabe 36: NOR–Logik . . . . .	29
Aufgabe 37: Synthese mit 4 Variablen . . . . .	29
Aufgabe 38: Implikation . . . . .	29
Aufgabe 39: Quine–McCluskey . . . . .	30
Aufgabe 40: Lastkontrolle . . . . .	30
Aufgabe 41: Paritätsbit . . . . .	31
Aufgabe 42: Analyse eines TTL–Bausteines . . . . .	31
Aufgabe 43: 1–Bit Volladdierer . . . . .	32
Aufgabe 44: 4–Bit Subtrahierer . . . . .	32
Aufgabe 45: Normalform–Paralleladdierer . . . . .	32
Aufgabe 46: Multiplizierer . . . . .	32
Aufgabe 47: 1–Bit ALU . . . . .	33
Aufgabe 48: Multiplexer . . . . .	34
Aufgabe 49: Dual– zu Siebensegmentdekoder . . . . .	34
Aufgabe 50: Hazards . . . . .	35
<b>5 Speicherglieder</b>	36
Aufgabe 51: Dynamische Eintransistor–Speicherzelle . . . . .	36
Aufgabe 52: RS–Kippglied . . . . .	37
Aufgabe 53: D–Kippglied mit Taktzustandssteuerung . . . . .	38
Aufgabe 54: Übergangsfunktion des JK–Flipflop . . . . .	39
Aufgabe 55: JK–Master–Slave–Kippglied . . . . .	39
Aufgabe 56: D–Kippglied mit Taktflankensteuerung . . . . .	40

<b>6 Schaltwerke</b>	42
Aufgabe 57: Schaltwerk mit JK-Flipflops . . . . .	42
Aufgabe 58: Asynchrones Schaltwerk . . . . .	43
Aufgabe 59: 2-Bit-Synchronzähler . . . . .	44
Aufgabe 60: 3-Bit-Synchronzähler . . . . .	44
Aufgabe 61: Medvedev-Automaten . . . . .	45
Aufgabe 62: Johnsonzähler . . . . .	45
Aufgabe 63: Serienaddierer . . . . .	46
Aufgabe 64: Entwurfsschritte . . . . .	47
Aufgabe 65: Synchronzähler . . . . .	47
Aufgabe 66: Modulo-4 Zähler . . . . .	47
Aufgabe 67: Zustandsautomaten . . . . .	48
Aufgabe 68: Schieberegister . . . . .	48
Aufgabe 69: Mikroprogrammsteuerwerk . . . . .	50
Aufgabe 70: 4-Bit Synchronzähler . . . . .	51
Aufgabe 71: Umschaltbarer 3-Bit-Synchronzähler . . . . .	51
Aufgabe 72: PLA-Baustein . . . . .	51
Aufgabe 73: 8421-BCD-Code Tester . . . . .	52
<b>7 Computertechnik</b>	53
Aufgabe 74: Maximale Taktfrequenz . . . . .	53
Aufgabe 75: Operationswerk . . . . .	53
Aufgabe 76: Dualzahlen . . . . .	53
Aufgabe 77: Hexadezimalzahlen . . . . .	54
Aufgabe 78: Umwandlung natürlicher Zahlen . . . . .	54
Aufgabe 79: Umwandlung gebrochener Zahlen . . . . .	54
Aufgabe 80: Subtraktion von Dualzahlen . . . . .	55
Aufgabe 81: Zweierkomplement . . . . .	55
Aufgabe 82: Subtraktionsprogramm . . . . .	55
Aufgabe 83: Multiplikation und Division in dualer Darstellung . . . . .	55
Aufgabe 84: Multiplikationsprogramm . . . . .	56
Aufgabe 85: Bereichsüberschreitung beim Zweierkomplement . . . . .	56
Aufgabe 86: 8-Bit Subtraktionen im Dualsystem . . . . .	56
Aufgabe 87: Umrechnung von m/s in km/h . . . . .	57
Aufgabe 88: Bestimmung des Logarithmus zur Basis 2 . . . . .	57
Aufgabe 89: Befehlssatz eines Prozessors . . . . .	57
Aufgabe 90: Fahrenheit nach Celsius . . . . .	59
Aufgabe 91: Briggscher Logarithmus . . . . .	59
Aufgabe 92: Exponent für Gleitkommaformat nach IEEE-754 . . . . .	59
Aufgabe 93: Gleitkomma-Multiplikation . . . . .	60
Aufgabe 94: Branch Target Cache . . . . .	60

Aufgabe 95: Analyse von CISC-Assembler . . . . .	60
Aufgabe 96: CISC versus RISC . . . . .	61
Aufgabe 97: Scheduling und Renaming . . . . .	62
Aufgabe 98: Magnetisierungsmuster . . . . .	63
Aufgabe 99: Cyclic Redundancy Check . . . . .	63
Aufgabe 100: Virtueller Speicher mit Paging-Technik . . . . .	63
Aufgabe 101: Tastenfeld . . . . .	64
Aufgabe 102: Parallele Schnittstelle . . . . .	65
Aufgabe 103: Asynchrone Übertragung . . . . .	65
<b>Teil II – Lösungen</b>	<b>67</b>
<b>1 Grundlagen der Elektrotechnik</b>	<b>69</b>
Lösung 1: Punktladungen . . . . .	69
Lösung 2: Elektronenstrahlröhre . . . . .	72
Lösung 3: Kapazität eines Koaxialkabels . . . . .	74
Lösung 4: Elektronenbeweglichkeit in Metallen . . . . .	76
Lösung 5: Widerstandsnetzwerk 1 . . . . .	77
Lösung 6: Widerstandsnetzwerk 2 . . . . .	78
Lösung 7: Maschenregel . . . . .	81
Lösung 8: Zwei Spannungsquellen . . . . .	81
Lösung 9: Strom- und Spannungsfehlerschaltung . . . . .	82
Lösung 10: Messbereichserweiterung . . . . .	84
Lösung 11: Dreieck- und Sternschaltung . . . . .	85
Lösung 12: Wheatstonebrücke . . . . .	87
Lösung 13: Lorentzkraft . . . . .	89
Lösung 14: Effektivwert . . . . .	90
Lösung 15: Oszilloskop . . . . .	92
Lösung 16: Induktion . . . . .	93
Lösung 17: Kondensatoraufladung . . . . .	93
Lösung 18: RC-Glied . . . . .	94
Lösung 19: Impulse auf Leitungen . . . . .	95
Lösung 20: Datenübertragung . . . . .	97
<b>2 Halbleiterbauelemente</b>	<b>101</b>
Lösung 21: Bändermodell . . . . .	101
Lösung 22: Diodenkennwerte messen . . . . .	102
Lösung 23: Diodenkennlinien erstellen . . . . .	103
Lösung 24: Freilaufdiode . . . . .	105
Lösung 25: Zenerdiode . . . . .	106
Lösung 26: Transistor-Kennlinie . . . . .	107

<b>3 Elektronische Verknüpfungsglieder</b>	109
Lösung 27: RTL–NICHT–Glied . . . . .	109
Lösung 28: TTL–Glieder . . . . .	111
Lösung 29: Signalübergangszeiten eines CMOS–NICHT–Gliedes . . . . .	115
Lösung 30: CMOS–NOR–Glied . . . . .	118
<b>4 Schaltnetze</b>	120
Lösung 31: Wechselschalter . . . . .	120
Lösung 32: Schaltnetz mit 3 Variablen . . . . .	122
Lösung 33: Vierstufiges Schaltnetz . . . . .	123
Lösung 34: Dreistufiges Schaltnetz . . . . .	129
Lösung 35: NAND–Logik . . . . .	131
Lösung 36: NOR–Logik . . . . .	131
Lösung 37: Synthese mit 4 Variablen . . . . .	132
Lösung 38: Implikation . . . . .	134
Lösung 39: Quine–McCluskey . . . . .	135
Lösung 40: Lastkontrolle . . . . .	141
Lösung 41: Paritätsbit . . . . .	142
Lösung 42: Analyse eines TTL–Bausteines . . . . .	145
Lösung 43: 1–Bit Volladdierer . . . . .	148
Lösung 44: 4–Bit Subtrahierer . . . . .	149
Lösung 45: Normalform–Paralleladdierer . . . . .	151
Lösung 46: Multiplizierer . . . . .	154
Lösung 47: 1–Bit ALU . . . . .	158
Lösung 48: Multiplexer . . . . .	165
Lösung 49: Dual– zu Siebensegmentdekoder . . . . .	167
Lösung 50: Hazards . . . . .	168
<b>5 Speicherglieder</b>	170
Lösung 51: Dynamische Eintransistor–Speicherzelle . . . . .	170
Lösung 52: RS–Kippglied . . . . .	174
Lösung 53: D–Kippglied mit Taktzustandssteuerung . . . . .	175
Lösung 54: Übergangsfunktion des JK–Flipflop . . . . .	176
Lösung 55: JK–Master–Slave–Kippglied . . . . .	177
Lösung 56: D–Kippglied mit Taktflankensteuerung . . . . .	178

<b>6 Schaltwerke</b>	179
Lösung 57: Schaltwerk mit JK-Flipflops	179
Lösung 58: Asynchrones Schaltwerk	180
Lösung 59: 2-Bit-Synchronzähler	183
Lösung 60: 3-Bit-Synchronzähler	183
Lösung 61: Medvedev-Automaten	185
Lösung 62: Johnsonzähler	185
Lösung 63: Serienaddierer	186
Lösung 64: Entwurfsschritte	188
Lösung 65: Synchronzähler	191
Lösung 66: Modulo-4 Zähler	192
Lösung 67: Zustandsautomaten	196
Lösung 68: Schieberegister	199
Lösung 69: Mikroprogrammsteuerwerk	201
Lösung 70: 4-Bit Synchronzähler	202
Lösung 71: Umschaltbarer 3-Bit-Synchronzähler	202
Lösung 72: PLA-Baustein	204
Lösung 73: 8421-BCD-Code Tester	206
<b>7 Computertechnik</b>	212
Lösung 74: Maximale Taktfrequenz	212
Lösung 75: Operationswerk	212
Lösung 76: Dualzahlen	213
Lösung 77: Hexadezimalzahlen	213
Lösung 78: Umwandlung natürlicher Zahlen	214
Lösung 79: Umwandlung gebrochener Zahlen	215
Lösung 80: Subtraktion von Dualzahlen	216
Lösung 81: Zweierkomplement	217
Lösung 82: Subtraktionsprogramm	219
Lösung 83: Multiplikation und Division in dualer Darstellung	219
Lösung 84: Multiplikationsprogramm	220
Lösung 85: Bereichsüberschreitung beim Zweierkomplement	221
Lösung 86: 8-Bit Subtraktionen im Dualsystem	222
Lösung 87: Umrechnung von m/s in km/h	224
Lösung 88: Bestimmung des Logarithmus zur Basis 2	225
Lösung 89: Befehlssatz eines Prozessors	227
Lösung 90: Fahrenheit nach Celsius	231
Lösung 91: Briggscher Logarithmus	232
Lösung 92: Exponent für Gleitkommaformat nach IEEE-754	233
Lösung 93: Gleitkomma-Multiplikation	234
Lösung 94: Branch Target Cache	235

Lösung 95: Analyse von CISC–Assembler . . . . .	235
Lösung 96: CISC versus RISC . . . . .	236
Lösung 97: Scheduling und Renaming . . . . .	236
Lösung 98: Magnetisierungsmuster . . . . .	237
Lösung 99: Cyclic Redundancy Check . . . . .	239
Lösung 100: Virtueller Speicher mit Paging–Technik . . . . .	239
Lösung 101: Tastenfeld . . . . .	241
Lösung 102: Parallele Schnittstelle . . . . .	242
Lösung 103: Asynchrone Übertragung . . . . .	242
<b>Teil III – Anhang</b>	<b>249</b>
<b>A Wissenschaftliche Gleichungen</b>	<b>251</b>
A.1 Größengleichungen . . . . .	251
A.2 Einheitengleichungen . . . . .	251
A.3 Zugeschnittene Größengleichungen . . . . .	252
<b>B Anwendungen des Ohmschen Gesetzes</b>	<b>253</b>
B.1 Spannungsteilerregel . . . . .	253
B.2 Stromteilerregel . . . . .	254
<b>C Anwendungen der Kirchhoffschen Sätze</b>	<b>255</b>
C.1 Maschenstromverfahren . . . . .	255
<b>D Schaltnetzentwurf</b>	<b>261</b>
D.1 Schaltnetzentwurf mit NAND–Gliedern . . . . .	261
D.2 Schaltnetzentwurf mit NOR–Gliedern . . . . .	262
D.3 Minimierungsverfahren im Vergleich: Quine–McCluskey und Karnaugh– Veitch . . . . .	262
<b>E Simulationsprogramme</b>	<b>267</b>
E.1 Simulationsprogramm eines Operationswerks . . . . .	267
E.1.1 Aufbau des Operationswerks . . . . .	267
E.1.2 Benutzung des Programms . . . . .	267
E.1.3 Betriebsarten und Befehle . . . . .	269
Interaktiv–Modus . . . . .	269
Programm–Modus . . . . .	271
E.2 RALU–Simulation . . . . .	272
E.2.1 Aufbau der RALU . . . . .	272
E.2.2 Benutzung des Programms . . . . .	272
E.2.3 Setzen von Registern . . . . .	273

E.2.4	Steuerwort der RALU . . . . .	273
E.2.5	Takten und Anzeigen der RALU . . . . .	274
E.2.6	Statusregister und Sprungbefehle . . . . .	275
E.2.7	Kommentare und Verkettung von Befehlen . . . . .	275
<b>Sachverzeichnis</b>		<b>277</b>