

Inhaltsverzeichnis

Tutorial

- 01 Modellierungssprachen beim Entwurf komplexer analoger und Mixed-Signal-Systeme 9**
K. Einwich, J. Haase, U. Knöchel, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden

Eingeladene Vorträge

- 02 The HW/SW Split – Design Trade-Offs for Definition of Mixed-Signal Architectures 11**
D. Eggert, Atmel Germany, Dresden Design Center
- 03 Analog Mixed-Signal Challenges and Beyond 13**
T. Hötzel, Zentrum Mikroelektronik Dresden

Sitzung 1: Nanoelektronik, Optimierung

Sitzungsleiter: Dietmar Eggert, Atmel Design Center Dresden

- 04 A Current-mode, Boost DC/DC Converter for Small Inductances 15**
S. Jochmann, AMD Saxony Dresden
- 05 A 3rd-Order Single-OTA Sigma-Delta Modulator for Low-Power
Mixed-Signal System-on-Chip Applications 21**
A. Mora-Sanchez, D. Schröder, W. H. Krautschneider, Technische Universität Hamburg
- 06 OLED-Treiber/Controller ASIC 27**
U. Vogel, G. Bunk, A. Heinig, J. Amelung, Fraunhofer-Institut für Photonische Mikrosysteme Dresden
- 07 Optimierung analoger Schaltungsblöcke mittels Pareto-Wellenfront-Optimierung 33**
D. Müller, H. Gräß, U. Schlichtmann, Technische Universität München
- 08 Bestimmung von Pull-in-Parametern in nanoelektromechanischen Anordnungen 39**
J. Haase, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden

Sitzung 2: Test und Diagnose

Sitzungsleiter: Klaus Waldschmidt, Universität Frankfurt

- 09 Lokalisieren von Hardwarefehlern in Analogschaltungen mittels analoger Fehlersimulation . . 45**
T. Coym, B. Straube, W. Vermeiren, M. Lindig, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden; L. Grobelny, A. Lerch, Zentrum Mikroelektronik Dresden
- 10 Kennlinienmethode zur DC-Fehlerdiagnose integrierter Analogschaltungen 51**
M. Claus, A. Reibiger, Technische Universität Dresden;
T. Coym, B. Straube, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden
- 11 Redundanz-Management und Fehlerisolierung für die Selbstreparatur in digitalen
und analogen Schaltungen 57**
R. Kothe, C. Galke, H.T. Vierhaus, Technische Universität Cottbus

Sitzung 3: Verifikation

Sitzungsleiter: Christoph Grimm, Technische Universität Wien

- 12 Advanced Property Specification for Model Checking of Analog Systems 63**
S. Steinhorst, A. Jesser, L. Hedrich, Universität Frankfurt
- 13 Simulatorgestützte Verhaltensmodellierung nichtlinearer analoger Komponenten für die semi-formale Mixed-Signal-Verifikation 69**
M. Freiboth, J. Döge, T. Coym, S. Ludwig, B. Straube, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden; E. Kock, Infineon Technologies Neubiberg
- 14 Ein Verfahren zur Verifikation hochkomplexer Randbedingungen beim IC-Entwurf 75**
J. Freuer, G. Jerke, Robert Bosch Reutlingen; A. Schäfer, K. Hahn, R. Brück, Universität Siegen; A. Nassaj, Technische Universität Dresden; W. Nebel, Universität Oldenburg und OFFIS

Sitzung 4: Hochfrequenzschaltungen, Test

Sitzungsleiter: Wolfram H. Glauert, Universität Erlangen

- 15 Einfluss des Schaltungsdesigns auf die Testbarkeit von integrierten Mobilfunktransceivern in CMOS-Technologie 81**
F. Demmerle, Infineon Technologies Neubiberg
- 16 Mixed-Signal Testen mit FPGA 87**
H. Mattes, S. Kirmser, S. Sattler, Infineon Technologies Neubiberg
- 17 Testmethode für Direct Conversion Receiver 95**
R. Müller, H.-J. Jentschel, Technische Universität Dresden

Sitzung 5: Hochfrequenzschaltungen, Interconnect

Sitzungsleiter Jürgen Schlöffel, Philips Semiconductors Hamburg

- 18 High speed chip-to-chip data transmission using the SLVS signaling method 101**
M. Buchmann, M. Müller, Nokia Research Center Bochum
- 19 Inclusion of Critical Layout Interconnect Parasitics at Schematic Entry Using Partial Layout Flow Approach 107**
Sh. J. Chandrasekaran, P. Birrer, W. Hartong, Cadence Design Systems Feldkirchen
- 20 Beschleunigte Monte-Carlo-Methode zur Bestimmung von Interconnect-Variationen 113**
M. Zhang, M. Olbrich, E. Barke, Universität Hannover; H. Kinzelbach, Infineon Technologies Neubiberg; D. Seider, Quimonda Neubiberg

Sitzung 6: Ausbeute, Optimierung

Sitzungsleiter: Ralf Sommer, Technische Universität Ilmenau

- 21 Circuit Design-for-Yield (DFY) for a 110dB Op-Amp for Automotive and Sensor Applications 119**
K.-H. Rooch, U. Sobe, Zentrum Mikroelektronik Dresden; M. Pronath, MunEDA München
- 22 Sensitivity-Based Stochastic Analysis Method for Power Variations 125**
R. Häußler, H. Kinzelbach, Infineon Technologies Neubiberg
- 23 Systematic DfY of Analogue Building Blocks incorporating Trimming Algorithms 131**
U. Sobe, A. Graupner, E. Böhme, Zentrum Mikroelektronik Dresden

- 24 Statische Laufzeitanalyse digitaler Schaltungen mittels Anlogsimulationen 137**
 J. Bargfrede, M. Mirbeth, Infineon Technologies Neubiberg

Sitzung 7: Verhaltensmodellierung, Simulationsalgorithmen

Sitzungsleiter Sorin A. Huss, Technische Universität Darmstadt

- 25 Transistor-Kompaktmodell mit korrelierten Rauschquellen für sehr hohe Frequenzen 143**
 J. Herricht, P. Sakalas, A. Chakravorty, M. Schröter, Technische Universität Dresden
- 26 Automatische nichtlineare Verhaltensmodellgenerierung mit sequentieller Gleichungsstruktur 149**
 D. Platte, R. Sommer, Infineon Technologies Neubiberg; J. Broz, A. Dreyer, T. Halfmann, Fraunhofer-Institut für Techno- und Wirtschaftsmathematik Kaiserslautern; E. Barke, Universität Hannover
- 27 Verhaltensmodellierung eines adaptiven leistungselektronischen Mixed-Signal-ASIC – Erweiterung zur mechatronischen Systemsimulation 155**
 T. Markwirth, P. Schneider, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden; A. Sörensen, M. Anton, J. Weber, Atmel Germany Heilbronn
- 28 Eine teilautomatisierte Methodik für die Verhaltensmodellierung von Analog-Digital Mixed-Signal Schaltkreisen und deren Potenzial für die Mixed-Level Simulation in der Automobilelektronik 161**
 H. Mielenz, R. Dölling, Robert Bosch Reutlingen; W. Rosenstiel, Universität Tübingen

Posterbeiträge

Nanoelektronik, Optimierung

- 29 Design-Aspekte von OLED-Mikrodisplays 167**
 U. Vogel, D. Kreye, M. Törker, J. Amelung, Fraunhofer-Institut für Photonische Mikrosysteme Dresden
- 30 Entwurf von LVDS-I/O-Zellen für 1.25Gb/s in einer 0.35µm CMOS-Technologie 173**
 S. Reckziegel, G. Bunk, U. Vogel, Fraunhofer-Institut für Photonische Mikrosysteme Dresden
- 31 Verwendung eines elektrisch programmierbaren analogen Array zur Ansteuerung IEEE 1451 kompatibler Sensoren und Aktuatoren 179**
 O. Reimer, J. Kampe, Technische Universität Ilmenau
- 32 Analoge Schaltungskomponenten eines Treiber-ASICs für resonante Mikrospiegel 185**
 D. Schlebusch, G. Bunk, H. Schenk, K.-U. Roscher, U. Vogel, Fraunhofer-Institut für Photonische Mikrosysteme Dresden
- 33 Robuster analoger Schaltungsentwurf für Sub-100nm Prozesstechnologien mittels statistischer Methoden 191**
 R. Wittmann, R. Kakerow, J. Bahr, Nokia Research Center Bochum; W. Schardein, Fachhochschule Dortmund

Verifikation

- 34 Beschleunigungstechniken bei der Verifikation von Analogschaltungen mit Bounded Model Checking 197**
 A. Ehrenfried, Technische Universität Darmstadt

Hochfrequenzschaltungen, Test

- 35 **High Speed, Low Latency I/O Driver** 203
D. Fimmel, AMD Saxony Dresden
- 36 **RF Built-In Self-Test for Integrated Cellular Transmitters** 209
Ch. Münker, Infineon Technologies Neubiberg; R. Weigel, Universität Erlangen
- 37 **An integrated FSK Demodulator with Built-In Self-Calibration** 215
P. Teichmann, K. Gille, Institut für Mikroelektronik- und Mechatronik-Systeme Ilmenau;
J. Peter, A. Laute, Melexis Erfurt

Hochfrequenzschaltungen, Interconnect

- 38 **Finite-Elemente-Analyse von Cu-Leitbahnen in S-Bahn-Struktur: Ein neues CF-Polymer im Vergleich zum herkömmlichen Low-k-Dielektrikum SiLK™** 221
H. Brocke, Universität Hannover

Ausbeute, Optimierung

- 39 **Yield Optimisation of Power-On Reset Cells and Functional Verification** 227
O. Eisenberger, G. Rappitsch, S. Schneider, austriamicrosystems Unterprenstetten;
B. Obermeier, A. Ripp, M. Pronath, MunEDA München
- 40 **Statistical Simulation** 233
Use of a TRADICA based Statistical Design Kit in the Cadence Environment;
H.-J. Wassener, H.-J. Strobel, D. Eichel, W. Schneider, Atmel Germany Heilbronn;
M. Schröter, H. Wittkopf, Technische Universität Dresden

Verhaltensmodellierung, Simulationsalgorithmen

- 41 **Analyse eines Gigabit-Funksystems mit AMS Designer** 237
U. Knöchel, R. Frevert, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden;
R. Kakerow, E. Hemming, Nokia Research Center Bochum;
P. Birrer, W. Hartong, Cadence Design Systems Feldkirchen
- 42 **SystemC-AMS-Modell eines DeltaC-U-Wandlers für ein Inertialnavigationssystem** 243
E. Markert, G. Herrmann, D. Müller, U. Heinkel, Technische Universität Chemnitz;
H. Zeun, Endress + Hauser Conducta Waldheim
- 43 **Effiziente Simulation von Logikimpulsen auf verlustbehafteten Mehrfachleitungen** 249
Th. Uhle, K. Einwich, J. Haase, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden

Aus- und Weiterbildung

- 44 **Construction of a SPICE-similar Simulator for Education** 255
A. Shoufan, S. A. Huss, Technische Universität Darmstadt
- 45 **Eine webbasierte Lernplattform mit interaktiver Simulation und 3D-Animation analoger Schaltungen** 261
J. Becker, Y. Manoli, Universität Freiburg
- 46 **Webbasierte, simulationsorientierte E-Learning-Kurse für den Entwurf von Schaltungen und Mikrosystemen** 265
A. Schneider, R. Jancke, G. Elst, Fraunhofer-Institut für Integrierte Schaltungen, Außenstelle Dresden