

Inhalt

Vorwort des Herausgebers der deutschen Ausgabe	XI
Begleitwort	XIII
Vorwort	XV
Danksagungen	XVII
1 Industrielle Anforderungen und das Entstehen eines Standards	1
1.1 Die Herausforderungen der modernen Elektronik	1
1.2 Die elektronische Industrie	4
1.2.1 Der Planungsablauf	4
1.2.2 Der Entwicklungsablauf bei integrierten Schaltkreisen	7
1.2.3 Allgemeine Methoden im Überblick.....	8
1.3 Die neuen Anforderungen	15
1.4 Die Bedeutung eines Standards.....	15
1.5 Geschichtliches	16
1.6 Was ist eine Hardwarebeschreibungssprache (HDL)?.....	18
1.7 Die Grenzen der bestehenden Werkzeuge	19
1.8 Einige Werkzeuge	19
1.9 VHDL-AMS: Möglichkeiten und Einschränkungen	20
1.10 VHDL-AMS: Vorteile und Nachteile	21
1.10.1 Wirtschaftliche Vorteile	21
1.10.2 Technische Vorteile	21
1.10.3 Nachteile	21

Einleitung für die Kapitel 2 und 3	25
2 Die Grundlagen von VHDL-AMS	27
2.1 Aufbau eines Modells	27
2.2 Verwendung von Simulatoren	31
2.3 Strukturierung von Bibliotheken	32
2.4 Bezeichner und Zahlen	32
2.5 Starke Typisierung	34
2.5.1 Deklaration von skalaren Typen	34
2.5.2 Deklaration der zusammengesetzten Datentypen	35
2.5.3 Dateien und Zeiger	37
2.5.4 Von der Norm vordefinierte Typen	37
2.5.5 Untertypen	39
2.5.6 Initialisierung von Objekten	40
2.5.7 Aggregate, qualifizierte Ausdrücke, Typkonversionen	41
2.6 Die sechs Objektklassen	42
2.6.1 Konstanten	43
2.6.2 Variable	44
2.6.3 Signale	45
2.6.4 Terminals	46
2.6.5 Quantities	47
2.7 Semantik der Verbindungen	49
2.7.1 Ereignisgesteuerte Verbindungen	50
2.7.2 Verbindungen vom Typ Signalfluss	51
2.7.3 Anschlüsse vom konservativen Typ	52
2.7.4 Hybride Verbindungen	53
2.8 Operatoren	54
2.9 Die Anweisungen der Sprache	54
2.9.1 Sequenzielle Anweisungen	55
2.9.2 Nebenläufige Anweisungen	62
2.9.3 Simultane Anweisungen	66
2.9.4 Instantiierung von Komponenten	69
2.10 Vordefinierte Attribute	71
2.11 Synchronisation des Simulatorkerns	73
2.12 Die Lösbarkeitskriterien	74
2.13 Deklarationsbereiche und Sichtbarkeit der Objekte	75
2.14 Erste Beispiele	76
2.14.1 Ein kombinatorisches digitales Modell: NAND-Gatter	76

2.14.2	Ein sequentielles digitales Modell: D-Flip-Flop.....	77
2.14.3	Einfache analoge Modelle: Widerstand, Kondensator und Induktivität	78
2.14.4	Serien- und Parallelschaltung: RLC-Glieder	79
2.14.5	Idealer Sinusgenerator.....	81
2.14.6	Parametrisierte Diode [DAC99].....	81
2.14.7	Das elektrothermische Modell der parametrisierten Diode [DAC99]	82
2.15	Übungen	84
2.15.1	Richtig oder falsch?.....	84
2.15.2	RS-Latch	87
2.15.3	JK-Flip-Flop	87
2.15.4	Zähler	87
2.15.5	Modell eines Widerstands	87
2.15.6	Spannungsteiler	87
2.15.7	Spannungsgesteuerter Spannungsteiler.....	87
2.15.8	PTC-Widerstand.....	87
2.15.9	Transformator.....	87
2.16	Lösungen der Übungen	88
2.16.1	Richtig oder falsch?.....	88
2.16.2	RS-Latch	93
2.16.3	JK-Flip-Flop	94
2.16.4	Zähler	96
2.16.5	Modell eines Widerstands	97
2.16.6	Spannungsteiler	97
2.16.7	Spannungsgesteuerter Spannungsteiler.....	99
2.16.8	PTC-Widerstand.....	100
2.16.9	Transformator.....	101
3	Weiterführende Funktionen von VHDL-AMS	103
3.1	Was zu erklären bleibt.....	103
3.2	ALIAS, Selbstdefinierte ATTRIBUTE	104
3.3	GROUP	105
3.4	BLOCK	106
3.5	GENERATE.....	106
3.6	Unterprogramme: Funktionen und Prozeduren.....	107
3.7	Analysebereiche und Quellquantities.....	109
3.8	POSTPONED.....	111
3.9	TOLERANCE	112
3.10	Ergänzungen zu den Deklarationen von Signalen und aufgelösten Signalen.....	112
3.10.1	Aufgelöste Signale	112

3.10.2	Ergänzungen zur Signaldeklaration	114
3.11	Packages.....	115
3.12	Konfigurationen	116
3.12.1	Konfiguration als Design-Unit.....	117
3.12.2	Eingebettete Konfigurationen	119
3.13	Die Attribute von VHDL-AMS	120
3.13.1	Die vollständige Liste	120
3.13.2	Details einiger wichtiger Attribute	124
3.14	Die Standard Packages und die Werkzeuge	126
3.15	Wie laufen VHDL-AMS Modelle auf einem Simulator ab?	127
3.15.1	Kompilation, Elaboration, Simulation, Auswertung	127
3.15.2	Simulationszyklen.....	128
3.15.3	Anfangsbedingungen	130
3.16	Die interaktive Grammatik im BNF-Format	133
3.17	Weiterführende Beispiele	134
3.17.1	Modell eines endlichen Zustandsautomaten: Komparator mit Hysterese	134
3.17.2	Analoges Modell mit Diskontinuitäten: idealer Thyristor.....	136
3.17.3	Übertragungsstrecke	137
3.17.4	Bipolartransistor.....	137
3.17.5	Phasenregelschleife Version 1	139
3.17.6	Phasenregelschleife Version 2	142
3.18	Übungen.....	147
3.18.1	Richtig oder Falsch?	147
3.18.2	JK-Flip-Flop mit Selbsttest und Optimierung im Hinblick auf kurze Simulationszeiten.....	148
3.18.3	N-Bit Register	148
3.18.4	Generischer Zähler.....	148
3.18.5	Schnittstelle mit 1-Bit Breite zwischen digitalem und analogem Bereich (Synchronisation der Simulatorkerne)	149
3.18.6	Interface zwischen analogem und digitalem Bereich 1Bit/N Bit	149
3.18.7	Widerstand mit Rauschen	149
3.18.8	Frequenz- und Rauschanalyse	149
3.18.9	Filter	150
3.18.10	Misch-Funktion.....	150
3.18.11	Spannungsquelle zum Test von Transistoren	150
3.19	Lösungen der Übungen	151
3.19.1	Richtig oder Falsch?	151
3.19.2	JK-Flip-Flop mit Selbsttest und Optimierung im Hinblick auf kurze Simulationszeiten.....	153
3.19.3	N-Bit Register	153

3.19.4	Generischer Zähler	154
3.19.5	Schnittstelle mit 1-Bit Breite zwischen digitalem und analogem Bereich (Synchronisation der Simulatorkerne)	155
3.19.6	Interface zwischen analogem und digitalem Bereich 1Bit/N Bit.....	157
3.19.7	Widerstand mit Rauschen	159
3.19.8	Frequenz- und Rauschanalyse.....	160
3.19.9	Filter	161
3.19.10	Misch-Funktion	164
3.19.11	Spannungsquelle zum Test von Transistoren.....	165
4	Industrielle Anwendungen	167
4.1	Erprobte Methoden und Verfahren	167
4.1.1	Modularisierung	169
4.1.2	Testungen	170
4.1.3	Generics, Konfigurationen, Generate-Anweisung.....	170
4.2	Testbenches für Fortgeschrittene	172
4.3	Anwendungen aus der industriellen Praxis	176
4.3.1	Intellectual Property	176
4.3.2	Verbindung mit Herstellverfahren	176
4.3.3	Logiksynthese und VHDL'93	177
4.4	Grenzen, Fallen und Irrtümer	177
4.4.1	Gleichungen mit Dimensionen.....	177
4.4.2	Gleichungen mit partiellen Ableitungen	178
4.4.3	Sprachvorgaben für Verbindungen	178
4.4.4	Fehlerquellen.....	178
4.4.5	Beziehungen zu den Simulationsalgorithmen.....	182
4.4.6	Fehlende WAIT-Statements.....	183
4.4.7	Die Unstetigkeit: Falle an der Schwelle	183
4.4.8	Quantitäten und BREAK-Statements.....	187
4.5	Methodische Fehler und scheinbare Zeitersparnis.....	188
4.6	Weiterführende Anwendungen	189
4.6.1	Physikalischer Photonendetektor mit Auswerteelektronik	189
4.6.2	N-Körper-Problem	198
4.6.3	Zellulärer Automat	200
4.6.4	Vernetzte Nanostrukturen	202
4.6.5	Auflösung von Gleichungen mit partiellen Ableitungen	203
4.6.6	Analog-Digital-Umsetzer nach dem Sigma-Delta-Prinzip	204
4.6.7	Beispiel eines integrierten Systems.....	207
5	Schluss	211

Anhang A: Glossar	213
Anhang B: Werkzeuge und Hilfsmittel	217
Anhang C: Abstraktionsebenen	223
Anhang D: Schlüsselworte, Grammatik und Attribute von VHDL-AMS	225
D1 Schlüsselworte	225
D2 Die Grammatik.....	227
D2.1 Schreibweisen	227
D2.2 Liste der Instruktionen	227
D2.3 Die Grammatik mit 284 Regeln.....	228
D2.4 Die 55 Attribute	242
Anhang E: Packages	245
Bibliografie	253
Index	255