

Inhalt

1. Einleitung	1
1.1. Hardwaresynthese aus Verhaltensbeschreibungen	2
1.2. Stand der Technik	6
1.3. Aufbau der Arbeit	8
2. Begriffe, Grundlagen und Notationen	10
2.1. Der Ablauf der Datenpfadsynthese	10
2.2. Datenflußgraphen und Datenflußsprachen	11
2.3. Graphanordnungen als Modell für Scheduling und Lebenszeitanalyse	17
2.4. Faltung von Datenflußgraphen zur Synthese von Datenpfaden	22
3. Analysetechniken	24
3.1. Analysetechniken in Synthesystemen	24
3.2. Kontroll- und Datenflußanalyse	26
4. Optimierung	28
4.1. Methoden der 1-Prozessor-Übersetzertechnik	29
4.1.1. Basisblocktransformationen	30
4.1.2. Schleifen-Transformationen	31
4.2. Methoden der Übersetzertechnik für Mehrprozessor-Architekturen	35
4.2.1. Baumhöhenreduktion	36
4.2.2. Andere Parallelisierungstechniken	38
4.3. Anwendung der Optimierungsverfahren	38
5. Synthesetechniken	41
5.1. Grundlagen der Schedulingtheorie	41
5.1.1. Begriffe der Schedulingtheorie	42
5.1.2. Komplexitätsergebnisse	45
5.1.3. Polynomiell lösbare Schedulingprobleme	47
5.2. Schrittmimales registeroptimales Mehrprozessor-Scheduling	52
5.2.1. NP-Vollständigkeit des registerbeschränkten 2-Prozessor-Schedulings	52
5.2.2. Definition des schrittmimalen registeroptimalen Anordnungsproblems	56
5.2.3. Heuristische Verfahren für Baumstrukturen	58
5.2.3.1. Modifiziertes Levelscheduling (MLS)	61
5.2.3.2. ALAP-Scheduling	62
5.2.3.3. Teilbaumorientiertes Scheduling (TOS)	65
5.2.4. Heuristische Verfahren für Dag-Strukturen	72
5.3. Prozessor- und Registerzuteilung	76
5.3.1. Prozessorzuteilung	77
5.3.1.1. Prozessorzuteilung für identische Prozessoren	77
5.3.1.2. Prozessorzuteilung für unifunktionale Prozessoren	77
5.3.1.3. Prozessorzuteilung für Operationen unterschiedlicher Ausführungsdauer	78

5.3.1.4. Integration von Kriterien zur Verbindungsminimierung	79
5.3.2. Registerzuteilung	83
5.3.2.1. Integration von Kriterien zur Verbindungsminimierung	84
5.4. Synthesebeispiel	88
5.5. Diskussion der vorgestellten Synthesetechniken	93
5.5.1. Anordnungstechniken	94
5.5.2. Prozessorzuteilungstechniken	95
5.5.3. Registerzuteilungstechniken	96
5.5.4. Verbindungsminimierungstechniken	97
6. Erweiterungen des vorgeschlagenen Syntheseverfahrens	99
6.1. Eingabesprache	99
6.2. Randbedingungen der Synthesephase	100
6.3. Ablauf- und Datenstrukturen	101
6.4. Ein erweitertes Syntheschema	102
7. Zusammenfassung	104
8. Literatur	106