

1.	<u>Einführung</u>	1
2.	<u>Reglerbeschreibung</u>	4
2.1	Algorithmus für den Mehrgrößenregler	4
2.2	Anforderungen an das Regelungssystem	7
3.	<u>Vergleich verschiedener Prozessortypen für den Einsatz als schneller digitaler Regler</u>	9
3.1	Bit-Slice-Prozessor	10
3.1.1	Hardwareaufwand	10
3.1.2	Befehlssatz, Befehlsausführung und Programmierung	13
3.1.3	Erreichbare Abtastzeiten	14
3.2	Universal-Mikroprozessor	15
3.2.1	Hardwareaufwand	15
3.2.2	Befehlssatz, Befehlsausführung und Programmierung	16
3.2.3	Erreichbare Abtastzeiten	18
3.3	Signalprozessoren	19
3.3.1	Hardwareaufwand	19
3.3.2	Befehlssatz, Befehlsausführung und Programmierung	22
3.3.3	Erreichbare Abtastzeiten	23
3.4	Zusammenfassung	23
4.	<u>Der Signalprozessor als schneller digitaler Mehrgrößenregler</u>	26
4.1	Übersicht über derzeit einsetzbare Signalprozessoren	26
4.1.1	Kurzbeschreibung	26
4.1.2	Architektur-Vergleich	36

4.1.3	Vergleich der Instruktionsformate	42
4.2	Arithmetikprobleme	46
4.2.1	Festpunkt-/Gleitpunkt-Rechnung	46
4.2.2	Linkspunkt-/Rechtspunktrechnung	49
4.2.3	Sättigungsoverflow	53
4.2.4	Genauigkeitserhöhung	60
4.2.5	Tabellarische Übersicht der wichtigsten arithmetischen Eigenschaften	64
4.3	Realisierung eines Hardwaresystems für den Laboreinsatz	66
4.3.1	Anforderungen an das System	66
4.3.2	Systemarchitektur	67
4.3.3	Beschreibung der einzelnen Systemkomponenten	70
4.3.3.1	Prozessorkarte	70
4.3.3.2	Steuerkarte	73
4.3.3.3	Interfacekarte	77
4.3.3.4	ADC-Subsystem	79
4.3.3.5	DAC-Subsystem	81
5.	<u>Programmierhilfen für den Signalprozessor</u>	84
5.1	Übersicht über derzeit verfügbare Program- mierhilfen	84
5.2	Codegenerator als Programmierhilfe	86
5.2.1	Codegeneratorprinzip	86
5.2.2	Nutzen eines Codegenerators	87
5.3	Entwicklung eines Codegenerators zur Pro- grammierung von linearen und nichtlinearen Mehrgrößenreglern	88
5.3.1	Struktur des Codegenerator-Programmpaketes	88
5.3.2	Abarbeitung des Regelalgorithmus	91
5.3.3	Aufbereitung der Koeffizienten des linearen Reglers	93
5.3.3.1	Skalierung und Overflowabfrage	94
5.3.3.2	Daten und Koeffizienten in 16 Bit-Darstellung	99
5.3.3.3	Daten in 16 Bit und die Koeffizienten in 32 Bit-Darstellung	101

5.3.3.4	Daten und Koeffizienten in 32 Bit-Darstellung	111
5.3.4	Aufbau des Assemblerprogramms für den linearen Regler	115
5.3.4.1	Symbolische Adreßzuordnung	117
5.3.4.2	Belegung des internen Daten-RAMs	121
5.3.4.3	Skalarprodukterstellung für $\underline{C} \underline{u}_k$, $\underline{D} \underline{u}_k$ und \underline{x}_{k+1}	122
5.3.5	Aufbau des Assemblerprogramms für den nicht-linearen Regler	125
5.3.5.1	Aufbau der nichtlinearen Funktion	128
5.3.5.2	Symbolische Adreßzuordnung und Daten-RAM-Belegung	131
5.3.6	Abschließende Betrachtungen zum Code-generator	133
5.3.6.1	Optimalität des erstellten Codes	133
5.3.6.2	Übertragbarkeit des Codegenerators	135
6.	<u>Ausblick auf weitere Entwicklungen bei den Signalprozessoren</u>	137
7.	<u>Zusammenfassung</u>	139
	<u>Anhang</u>	
Anhang A	Befehlssatz TMS 320	141
Anhang B	Aufbau des Codes für die Skalarproduktbildung beim TMS 320	147
Anhang C	Overflowuntersuchung und Rückskalierung	163
Anhang D	Anwendungsbeispiel	173
Anhang E	Abbildungen des mechanischen Aufbaus des digitalen Reglers ..	186
	<u>Literaturverzeichnis</u>	190