

INHALTSVERZEICHNIS

1.	Einleitung	1
1.1	Probleme der Fehlerdiagnose bei speicherprogrammierbaren Steuerungen (SPS) in der automatisierten Fertigung	1
1.2	Übersicht	6
2.	Grundlegende Begriffe bei der Fehlerdiagnose und Kommunikation bei speicherprogrammierbaren Steuerungen	8
2.1	Grundlegende Begriffe bei der Fehlerdiagnose	8
2.1.1	Zuverlässigkeit	8
2.1.2	Fehlertoleranz	11
2.1.3	Fehlerdiagnose	14
2.2	Grundlegende Begriffe und Konzepte bei der Kommunikation in verteilten Echtzeitsystemen	18
2.2.1	Das Architekturkonzept verteilter Systeme	18
2.2.2	Begriffe einer automatisierten Fertigung	19
2.2.3	Hierarchisches Strukturmodell einer automatisierten Fertigung	20
2.2.4	Fertigungsgruppe in der automatisierten Fertigung	22
2.3	Stand der Technik	23
2.3.1	Einführung	23
2.3.2	Analyse der Selbstdiagnose einer speicherprogrammierbaren Steuerung	26
2.3.2.1	Verteilung der auftretenden Fehler bei SPS	26
2.3.2.2	Fehlerdiagnose-Verfahren bei einer speicherprogrammierbaren Steuerung	28
3.	Entwurf eines Verfahrens zur Fehlerdiagnose an den Ein/Ausgängen einer speicherprogrammierbaren Steuerung	31
3.1	Vorüberlegungen	31
	Analyse der Fehlerdauer während eines Programmzyklus der SPS	31
	Fehlermodell	33
	Anforderungen an die Fehlererkennung und -lokalisierung .	35

3.2	Beschreibung des Diagnoseverfahrens	35
	Prinzip	35
	Prinzip Schaltbild	37
	Berechnung der Leitungsspannung	39
	Zuordnung der Fehler zu den Spannungsbereichen	40
3.3	Diagnose-Hardware	45
	Analyse der Lösungsmöglichkeiten	45
	Weitere Anforderungen an die Diagnose-Hardware	46
	Diagnose-Hardware-Einheit	49
	Diagnose-Hardware-Modul	51
	Kommunikation zwischen Diagnose-Hardware und Diagnose- Prozessor	53
4.	Realisierung und Verifikation des Diagnoseverfahrens	54
4.1	Realisierung des Diagnosesystems	54
4.2	Echtzeitsimulation der Diagnose-Hardware	55
4.2.1	Aufbau der Diagnose-Hardware-Einheit	55
4.2.2	Aufbau des Diagnose-Hardware-Moduls	59
4.2.3	Die Benutzeroberfläche zur Konfiguration des RAMs	63
4.3	Simulation der Testumgebung	66
4.3.1	Beschreibung des Umfeldes	66
4.3.2	Simulation der speicherprogrammierbaren Steuerung	68
4.3.3	Beschreibung des Fehlergenerators	68
4.3.4	Simulation des Diagnose-Prozessors	72
4.3.5	Beschreibung des Auswerterechners	77
4.4	Experimentelle Ergebnisse und Bewertung der Simulation des Fehlerdiagnosesystems	83
5.	Der Watchdog-Prozessor für ein echtzeitfähiges Diagnosesystem einer speicherprogrammierbaren Steuerung	95
5.1	Motivation	95
5.2	Fehlerorte im Steuerungssystem	97
5.3	Derzeit realisierte Systemlösungen	97
5.4	Der Watchdog-Prozessor zur Überprüfung der Abfolge, Zeitab- hängigkeit und Semantik von Anweisungen in einem SPS-Programm	99
5.4.1	Einführung des Konzeptes	99
5.4.2	Prozeßbetrachtung	99
5.4.3	Die Gewichtung	101
5.4.4	Die Zeitabhängigkeit	102

5.4.5	Überprüfung der Anweisungen durch bitweisen Vergleich	103
5.5	Das Gesamtsystem der Diagnose	105
5.6	Zusammenfassung	107
5.7	Ausblick	108
6.	Kommunikation auf der Ebene der Bearbeitungsstation.....	110
6.1	Einleitung.....	110
6.2	Hardware und Software des Testbeds zur Kommunikation	113
6.2.1	Hardware und Software des Realtime Interface Co-Processors ..	113
6.3	Kommunikation zwischen den drei Ebenen	116
6.3.1	Kommunikation zwischen dem PC/AT und dem Realtime Interface Co-Processor	116
6.3.2	Realisierung der Kommunikation zwischen dem Realtime Inter- face Co-Processor und den speicherprogrammierbaren Steuer- ungen	121
6.4	Reaktionszeit der Kommunikation zwischen dem Realtime Inter- face Co-Processor und den speicherprogrammierbaren Steuerun- gen	125
6.5	Hierarchische Fehlerdiagnose bei einer Bearbeitungsstation ..	127
7.	Zusammenfassung und Ausblick	132
	Literaturverzeichnis	134
	Anhang A	142
	Anhang B	154
	Anhang C	155