

# Inhaltsverzeichnis

1	Geschichtliches	1
1.1	Erster Überblick . . . . .	1
1.2	Das Mooresche Gesetz . . . . .	2
1.3	Prozessor-Generationen . . . . .	4
1.4	Die Entwicklung der Intel-Prozessoren . . . . .	15
1.5	Die Entwicklung der Motorola-68000-Prozessoren . . . . .	19
I.	Programmierung	22
2	Programmieren in Assembler	25
2.1	Überblick . . . . .	25
2.2	Das Programmiermodell . . . . .	28
2.3	Grundlegendes: Befehle, Variablen, Konstanten und Symbole . . . . .	32
2.4	Adressierungsarten . . . . .	37
2.5	Weitere Assembler-Befehle . . . . .	48
2.6	Programmierung strukturierter Anweisungen . . . . .	51
2.7	Unterprogrammtechnik . . . . .	59
3	Synchronisation und Interrupthandling	69
3.1	Synchronisation durch Polling . . . . .	69
3.2	Synchronisation durch Interrupts . . . . .	70
3.3	Arten von Interrupts . . . . .	72
3.4	Interruptbehandlung beim Motorola-68000 und -68332 . . . . .	73
4	Hardwarenahe C-Programmierung	83
4.1	Assembler vs. Hochsprache . . . . .	83
4.2	Konstrukte in C . . . . .	84
4.3	Hardwarenahe Spracherweiterungen . . . . .	87
4.4	Kombination von Assembler und C . . . . .	89
4.5	Code-Optimierung . . . . .	95
II.	Technische Grundlagen	100
5	Rechner	103
5.1	Komponenten und Struktur . . . . .	103
5.2	Funktionsweise . . . . .	106

5.3	Buskommunikation . . . . .	109
5.4	PC-Systeme . . . . .	113
6	Logikbausteine	<b>121</b>
6.1	Hardware-Beschreibungssprachen . . . . .	121
6.2	Kombinatorische und sequentielle Logik . . . . .	122
6.3	Multiplexer und Demultiplexer . . . . .	122
6.4	Taktverfahren . . . . .	128
6.5	Entwurf sequentieller Bausteine . . . . .	129
6.6	Entwurf einer einfachen ALU . . . . .	131
7	Prozessoren	<b>139</b>
7.1	Entwurf eines Eintakt-RISC-Prozessors . . . . .	139
7.2	Entwurf eines Mehrtakt-RISC-Prozessors . . . . .	150
7.3	RISC-Architektur vs. CISC-Architektur . . . . .	157
7.4	Befehlssatzarchitekturen . . . . .	159
7.5	Rechenleistung von Prozessoren . . . . .	163
8	Pipelining	<b>169</b>
8.1	Einführung . . . . .	169
8.2	Anpassungen des Mehrtakt-Entwurfs . . . . .	170
8.3	Pipeline-Hemmnisse . . . . .	171
8.4	Implementierung des Pipelining . . . . .	177
9	Speicher	<b>181</b>
9.1	Speichertechnologien . . . . .	181
9.2	Speicherhierarchie . . . . .	184
9.3	Hauptspeicher . . . . .	185
9.4	Cachespeicher-Organisation . . . . .	190
9.5	Cache-Speicher in Desktop-Rechnern . . . . .	195
	Anhang	<b>197</b>
A	Die hexadezimale Zahlendarstellung	<b>199</b>
B	Easy68k: ein Motorola-68000-Emulator	<b>201</b>
C	Stacks	<b>203</b>
D	Vorzeichenbehaftete Binärzahlen	<b>205</b>
E	Zeitdiagramme	<b>209</b>
	Literaturverzeichnis	<b>211</b>