

Inhaltsverzeichnis

Vorwort.....	V
Einleitung.....	IX
Inhaltsverzeichnis	XIII
1 Grundlagen der Informationsdarstellung und Informationsverarbeitung... 1	
1.1 Information und Signal.....	1
1.2 Der nachrichtentechnische Informationsbegriff	12
1.3 Der Informationsbegriff nach Shannon	15
1.4 Rechnerarithmetik	20
1.4.1. Zahlendarstellungen.....	20
1.4.2 Komplementdarstellungen	25
1.4.3 Darstellung ganzer Zahlen	28
1.5 Grundlagen der Codierung	34
1.5.1 Lineare Codes	37
1.5.2 Zyklische Codes.....	39
2 Lokale Grundkonzepte elementarer Schaltungen mit Transistoren und integrierten Schaltkreisen	41
2.1 Transistor Grundlagen	41
2.1.1 Bipolare Transistoren als digitalelektronische Schalter	41
2.1.2 Realisierung von Logikfunktionen in bipolarer Technik	44
2.1.3 Signalpegel des digitalelektronischen Schalters	45
2.1.4 Unipolare Transistoren.....	48
2.2 Kippschaltungen.....	49
2.3 Operationsverstärker	59
2.3.1 Grundlagen.....	59
2.3.2 Kenngrößen des Operationsverstärkers.....	60
2.4 Analog-Digital-Wandler.....	67
2.4.1 Parallel-Wandler-Verfahren.....	71
2.5 Digital-Analog-Wandler.....	75

3 Lokale und globale Grundkonzepte für Schaltnetze und Schaltwerke.....	79
3.1 Boolesche Algebra	79
3.1.1 Die Grundgesetze der Booleschen Algebra	79
3.1.2 Beschreibung elementarer Verknüpfungsglieder auf Grundlage der Booleschen Algebra.....	82
3.1.3 Schaltalgebraische Behandlung Boolescher Variablen	86
3.1.4 Minimierung Boolescher Funktionen	90
3.1.5 Das Minimierungsverfahren nach Karnaugh-Veit	91
3.1.6 Das Minimierungsverfahren nach Quine-Mc-Clusky	100
3.2 Binäre Schaltnetze.....	103
3.3 Binäre Schaltwerke	105
3.3.1 Synchrone Schaltwerke	106
3.4 Spezielle Schaltnetze und Schaltwerke	122
3.4.1 Datenpfade und Datentore	122
3.4.2 Register und Zähler.....	126
3.4.3 Speichersysteme	134
4 Lokale und globale Grundkonzepte für Prozessoren	147
4.1 Einleitung	147
4.2 Bussystem	151
4.3 Schichtenmodell.....	157
4.4 Arithmetisch Logische Einheit (ALU).....	163
4.5 Grundstruktur des Steuerwerks	179
5 Organisationsprinzip des von-Neumann-Rechners als globales Grundkonzept für Rechnerstrukturen	187
5.1 Einführung	187
5.2 Klassifikation von Rechnern	198
5.2.1 Klassifikation nach Flynn	199
5.2.2 Das Erlanger Klassifikationsschema (ECS).....	200
5.2.3 Taxonomie nach Giloi	206
5.3 Grundlagen des Rechnerentwurfs	210
5.3.1 Leistungsbewertung.....	211
5.3.2 Verlässlichkeitsbewertung	214
5.3.3 Zusätzliche Systemanforderungen für den Rechnerentwurf	217
5.3.4 Gestaltungsgrundsätze beim Rechnerentwurf.....	217
5.3.5 Rechnerentwurf.....	219
5.4 Verfahren zur Rechnerbewertung	227
5.4.1 Bewertung der Leistungsfähigkeit	227
5.5 Non-von-Neumann-Architekturen	239
5.5.1 RISC-Architektur.....	239
5.5.2 Harvard Architektur.....	244
5.5.3 Superskalare Architektur	247
5.5.4 Multiprozessor-Systeme	249

6 Programmierbare Logikbausteine	253
6.1 Grundlagen programmierbarer Logikbausteine.....	253
6.1.1 Bausteinfamilien	253
6.1.2 Kriterien zur Bausteinauswahl.....	258
6.1.3 Kriterien zur Bausteinauswahl.....	260
6.2. Programmierbare Logikbausteine	263
6.2.1 Programmierbare Logikbausteine mit programmierbarer UND-ODER-Matrix	263
6.2.2 Programmierbare Array Logikbausteine (PAL).....	263
6.2.3 Hardware Array Logikbausteine (HAL).....	265
6.2.4 Generische Array Logikbausteine (GAL).....	265
6.2.5 Anwender programmierbare Logik Array Bausteine (FPLA)	279
6.2.6 Programmierbare Nur-Lese-Speicher (PROM)	279
6.3 Programmierbare Logikbausteine mit komplexen Verbindungs- strukturen	280
6.3.1 Complexe Programmierbare Logikbausteine (CPLD).....	280
6.3.2 Anwender programmierbare Gate-Array Logikbausteine (FPGA)..	284
6.4 Logikhardwareentwurf einer FPGA basierten CPU	293
6.4.1 Beschreibung der Register	295
6.4.2 Steuerwerk	302
6.5 Fuse-Technologie bei programmierbaren Logikbausteinen	305
6.5.1 Fusible-Link-Technologie programmierbarer Logikbausteine	306
6.5.2 EPROM-Technologie programmierbarer Logikbausteine	307
6.5.3 Antifuse-Technologie programmierbarer Logikbausteine	308
6.5.4 Elektrische Kenngrößen der Fuse-Technologie	309
7 VHDL als Hardware Beschreibungssprache.....	311
7.1 Einleitung	311
7.2 VHDL.....	316
7.2.1 Aufbau einer VHDL Beschreibung.....	316
7.2.2 Entwurfsichten einer VHDL Beschreibung	319
7.2.3 Entwurfebene in einer VHDL Beschreibung	324
7.3 VHDL Sprachelemente	327
7.4 Strukturaler Aufbau der Syntax des VHDL-Modells	330
7.5 VHDL-Anweisungen zur Modellierung.....	333
7.6 Operatoren zur Verhaltenbeschreibung in VHDL.....	335
7.7 Attribute in VHDL Modellen	336
7.8 Nebenläufige Anweisungen in VHDL Modellen	338
7.9 Sequentielle Anweisungen in VHDL Modellen.....	339
7.10 Funktionen und Prozeduren in VHDL Modellen	342
7.11 Objektconcept in VHDL Modellen	344
7.12 Simulationsconcept in VHDL	345
8 Eingebettete Systeme	347
8.1 Einleitung	347
8.2 Architektur Eingebetteter Systeme.....	350
8.3 Embedded Control.....	351

8.3.1 Einleitung.....	351
8.3.2 Embedded PC	353
8.3.3 Entwurf einer Embedded Fuzzy Prozessor Einheit.....	356
8.4 Hardware-Software Co-Design	362
Literatur	367
Monographien	367
Beitragswerke.....	370
Zeitschriftenbeiträge	371
Sachverzeichnis	373