

Inhaltsverzeichnis

1	Kurze Einführung in die Herstellung Integrierter Schaltungen	15
1.1	Grundmaterial Silizium	15
1.1.1	Reinstdarstellung von Silizium	15
1.1.2	Tiegelfreies Zonenziehen eines Silizium-Einkristalls	17
1.1.3	Schneiden der Einkristallstäbe	17
1.2	Herstellungsbeispiel einer Integrierten Schaltung	17
1.2.1	Der fotolithografische Prozeß zum Erzeugen einer Oxidmaske	17
1.2.2	Dotierung durch Diffusion und Planartechnik	18
1.2.3	Epitaxie	19
1.2.4	Herstellung eines TTL-NAND-Glieds	21
1.2.5	Prüfung und Montage der integrierten Systeme	25
1.3	Bauelemente in Integrierten Schaltungen	27
1.3.1	Spezielle elektrische Eigenschaften der Elemente von Integrierten Schaltungen	28
1.4	MOS-Technik	29
1.4.1	Feldeffekttransistoren	29
1.4.2	Verschiedene MOS-Technologien	33
1.4.2.1	P-Kanal-Prozeß	33
1.4.2.2	N-Kanal-Prozeß	35
1.4.2.3	Silicon-Gate-Prozeß	35
1.4.2.4	C-MOS-Prozeß	35
1.4.2.5	Ionenimplantation mit Depletion-Mode	36
1.4.2.6	SOS-Prozeß	36
1.4.2.7	CCD-Prozeß	37
2	Die formelmäßige Beschreibung digitaler Verknüpfungen	39
2.1	Die Boolesche Algebra	39
2.1.1	UND-Verknüpfung	39
2.1.2	ODER-Verknüpfung	40
2.1.3	NICHT-Verknüpfung	41
2.1.4	Positive und negative Logik	41
2.1.5	Logikpegel L und H	42
2.2	Symbole für die drei Grundverknüpfungen	43
2.3	Rechenregeln für Boolesche Verknüpfungen	44
2.3.1	Assoziativgesetze	44
2.3.2	Distributivgesetze	45
2.3.3	De Morgansche Gesetze	47
2.4	Die Verknüpfungen NAND und NOR	48
2.4.1	Die Verknüpfungen von zwei Variablen	48
2.4.2	Ersetzbarkeit von Verknüpfungsgliedern durch andere Verknüpfungsglieder	51
2.5	Verknüpfungsglieder für mehr als zwei Eingangsvariable	54

2.5.1	NAND- und NOR-Schaltglieder mit mehr als zwei Eingängen	54
2.5.2	UND-ODER und UND-ODER-INVERTER	55
2.5.3	Parallelschalten von Schaltgliedern und WIRED-OR- bzw. WIRED-AND-Verknüpfung	56
2.6	Praktischer Entwurf von Verknüpfungsschaltungen	56
2.6.1	Die Zuordnungstabelle und ihre Realisierungen	57
2.6.2	Karnaugh-Diagramme zur Schaltungsoptimierung	58
2.6.3	Verknüpfung und Aufspaltung von Karnaugh-Tafeln	63
2.6.4	Beurteilung der Optimierungsverfahren	66
2.6.5	Zuordnung von m -Eingängen und n -Ausgängen	66
2.7	Flipflops (elementare Schaltwerke)	67
2.7.1	D-Flipflop (Delay-Flipflop)	68
2.7.2	T-Flipflop (Trigger-Flipflop)	68
2.7.3	RS-Flipflop (Set-Reset-Flipflop)	68
2.7.4	JK-Flipflop	68
2.7.5	Funktionstabelle der Flipflops	69
2.7.6	Erzeugung der unterschiedlichen Flipflop-Arten aus dem JK-Flipflop	69
2.7.7	Grundflipflop und ihr Aufbau aus Schaltgliedern	70
2.8	Formelsammlung zur Booleschen Algebra	72
3	Gebräuchliche Schaltungstechniken bei integrierten Digital-Schaltgliedern	73
3.1	DTL-Technik	73
3.2	TTL-Technik	74
3.3	H-TTL-Technik	77
3.4	L-TTL-Technik	77
3.5	S-TTL-Technik	78
3.6	LS-TTL-Technik	79
3.7	LSL-Technik (DTLZ-Technik)	80
3.7.1	Störsicherheit	83
3.7.2	Integrierkapazität C_N	88
3.8	ECL-Technik	88
3.9	C-MOS-Technik	90
3.9.1	Leistungsaufnahme	93
3.9.2	Betriebsspannung	94
3.9.3	Signallaufzeiten	94
3.9.4	Störsicherheit	97
3.9.5	Schutzstrukturen	97
3.9.6	Schutzmaßnahmen für MOS-Schaltungen	98
3.10	Grundanforderungen an digitale Schaltglieder	98
4	Ausbau des Grundschaltglieds zu einer Schaltgliederfamilie	101
4.1	Verknüpfungsglieder	103
4.1.1	Grundsaltungen mit unterschiedlichem Eingangsfächer in der LSL-Technik (DTLZ)	103
4.1.2	Grundschriftglieder mit unterschiedlichem Eingangsfächer in der TTL-Technik	103
4.1.3	Grundschriftglieder mit unterschiedlichem Eingangsfächer in der ECL-Technik	103
4.1.4	WIRED-AND-geeignete Grundschriftglieder in der LSL-Technik	103
4.1.5	WIRED-AND-geeignete Grundschriftglieder in der TTL-Technik	104
4.1.6	UND-ODER-Inverter der TTL-Technik	106
4.1.7	NOR-Schaltglied der TTL-Technik	107

4.2	Übergangsschaltglieder (Pegelumsetzer)	108
4.2.1	Pegelumsetzer von TTL- zu LSL-Schaltungen	108
4.2.2	Pegelumsetzer von LSL- zu TTL-Schaltungen	109
4.2.3	Pegelumsetzer von MOS- zu TTL-Schaltungen	111
4.3	Flipflops	112
4.3.1	Speicherflipflops	112
4.3.2	Auffangflipflops	114
4.3.3	Taktflankengesteuerte Zählflipflops	116
4.3.4	Master-Slave-Zählflipflops	118
4.3.5	Anwendung und Konvertierbarkeit der Zählflipflops	122
4.4	Komplexere integrierte Digitalschaltungen	124
4.5	Kundenspezifische Integrierte Schaltungen	127
4.6	Maskenprogrammierbare Logikschaltungen	127
5	Charakteristische Wertangaben und Kennlinien	131
5.1	Datenblattangaben	131
5.1.1	Grenzdaten	131
5.1.2	Kenndaten	134
5.1.3	Schaltzeiten	135
5.1.4	Logische Daten	138
5.2	Kennlinien	138
5.2.1	Übertragungskennlinie	138
5.2.2	Eingangskennlinie	141
5.2.3	Ausgangskennlinie des H-Zustands	143
5.2.4	Ausgangskennlinie des L-Zustands	144
6	Statische und dynamische Störsicherheit	147
6.1	Statische Störsicherheit	147
6.1.1	Grenzwertbetrachtung	148
6.1.2	Typische Übertragungskennlinie und ihre charakteristischen Punkte	148
6.1.3	Einzelsicherheit	150
6.1.4	Kettensicherheit	151
6.1.5	Typischer statischer Störabstand des Umschaltpunkts S	152
6.1.6	Gütezahl der typischen statischen Störsicherheit	152
6.1.7	Toleranzbereiche und Garantiewerte der statischen Störsicherheit	153
6.1.8	Verlauf, charakteristische Punkte und Toleranzbereiche einer nicht invertierenden Kennlinie, Hysterese	155
6.2	Dynamische Störsicherheit	156
6.2.1	Dynamische Störsicherheit bei Rechteckimpulsen	157
6.2.2	Systemfremde kapazitiv eingekoppelte Störimpulse	159
6.2.3	Systemeigene kapazitiv eingekoppelte Störimpulse	160
6.2.4	Ergänzende Betrachtung zur dynamischen Störsicherheit	163
7	Betriebsverhalten von langen Signalleitungen zwischen Digital- schaltgliedern	165
7.1	Grundlagen der Leitungstheorie verlustfreier Leitungen in impuls- technischer Darstellung	165
7.1.1	Ersatzschaltbild des Leitungselements und Leitungsgleichungen	165
7.1.2	Spannungs- und Stromwellen auf der Leitung	166
7.1.3	Reflexionen an ohmschen Leitungsabschlüssen	169
7.1.4	Mehrmalige Reflexionen an ohmschen Leitungsabschlüssen	169
7.1.5	Beispiele für mehrmalige Reflexionsvorgänge	173
7.1.6	Wechselbeziehungen zwischen Schaltflankendauer und Leitungslaufzeit	177

7.2	Nichtlineare Leitungsabschlüsse	182
7.2.1	Reflexionsdiagramme für die mehrmalige Reflexion von Spannungssprüngen	182
7.2.2	Einmalige Reflexion einer beliebig geformten Welle an einem nichtlinearen Widerstand	187
7.3	Reflexionen an linearen Impedanzen	189
7.3.1	Einfache Reflexion an einer linearen Impedanz	189
7.3.2	Mehrmalige Reflexion eines Signals an einer Impedanz und Schwingungserscheinungen.	193
7.4	Übersprechen zwischen mehreren parallelen Signalleitungen	197
7.4.1	Spannungen und Ströme auf parallelen Leitungen	198
7.4.2	Modell des parallelen Nebensprechens	202
7.4.3	Modell des antiparallelen Nebensprechens	204
7.4.4	Reflexionsgleichung und reflexionsfreier Abschluß eines Leitersystems	207
8	Hinweise zum störsticheren Aufbau von Schaltungskomplexen	211
8.1	Schaltungsmaßnahmen zur Verbesserung der Störsicherheit auf Informationsleitungen	211
8.1.1	Maßnahmen zum Unterdrücken von Störungen auf Leitungen durch Verändern der Eingangskennlinie des Empfänger-Schaltglieds	213
8.1.2	Vergleich von Meßergebnissen bei unterschiedlichen Leitungs- abschlüssen.	216
8.1.3	Reflexionsverminderung durch günstige Verteilung mehrerer Lasten	221
8.1.4	Nebensprechen auf benachbarten Signalleitungen	223
8.1.5	Gegensprechen auf benachbarten Signalleitungen	226
8.1.6	Günstige Leitungsanordnung zum Verringern des Übersprechens	227
8.1.7	Leitungsführung auf einer Leiterplatte	230
8.1.8	Ausblenden von Störungen durch eine synchrone Technik	231
8.2	Schutzmaßnahmen in der Spannungsversorgung	232
8.2.1	Die Versorgungsleitungen im stationären Zustand	232
8.2.2	Die Versorgungsleitungen während der Schaltvorgänge	232
8.3	Übergang zwischen unterschiedlichen Techniken und Übergang von und zu externen Schaltungsteilen	236
8.3.1	Übergang von einer langsameren zu einer schnelleren Logik	236
8.3.2	Übergang von einer schnelleren zu einer langsameren Logik	237
8.3.3	Netzteile und Erdung der Teilsysteme	238
9	Binäre Codes und Codierungen	241
9.1	Zahlencodes und ihre Eigenschaften	241
9.1.1	Tetradisch dekadische Codes	241
9.1.2	Dekadische Codes mit mehr als vier Stellen je Codewort	242
9.1.3	Nichtdekadische Codes	244
9.1.4	Stellenwertigkeit von Codes	244
9.1.5	Neunerkompliment.	244
9.1.6	Einschrittige Codes.	245
9.1.7	Codes mit Fehlererkennbarkeit	246
9.1.8	Codes mit Fehlerkorrigierbarkeit	246
9.2	Decodierschaltungen für Zahlencodes	247
9.2.1	Erläuterung des Entwurfs einer Decodierschaltung am Beispiel der 8-4-2-1-Code-Decodierung.	248
9.2.2	Integrierte BCD-Dezimaldecoder	251
9.2.3	BCD-7-Segment-Decoder zur Steuerung von LED-Ziffernanzeigen.	253
9.2.4	BCD-7-Segment-Decoder zur Steuerung von LCD-Anzeigen	256

9.3	Umcodierungen	258
9.3.1	Umwandlung des 8-4-2-1-Codes in den Aiken-Code	258
9.3.2	Entwurf einer Schaltung zur Umcodierung des Aiken-Codes in den 8-4-2-1-Code	258
9.3.3	Umwandlung dekadischer Codes in den 8-4-2-1-Code und umgekehrt	258
9.3.4	Umwandlung eines erweiterten Gray-Codes in den Dual-Code	263
9.3.5	Umwandlung des Dual-Codes in den 8-4-2-1-Code	264
9.4	Codierungen	266
9.4.1	Erläuterung des Entwurfs einer Codierschaltung am Beispiel des 8-4-2-1-Codierers	266
10	Zähltechnik mit Integrierten Digitalbausteinen	269
10.1	Grundlagen und Begriffe der Zähltechnik	270
10.1.1	Grundbausteine der Zähltechnik	270
10.1.2	Die Organisation des Zählers	271
10.2	Systematischer Entwurf von synchronen tetradischen Zähldekaden	271
10.2.2	Erklärung des Entwurfs einer synchronen Zähldekade am Beispiel des 8-4-2-1-Vorwärtszählers	272
10.2.3	Synchrone 8-4-2-1-Rückwärtszähldekade	277
10.2.4	Informationsweiche zum Umschalten von Vorwärts-Rückwärts-Zählern	277
10.2.5	Umschaltbare synchrone 8-4-2-1-Zähldekaden	279
10.2.6	Zähldekaden als Integrierte Schaltung	282
10.2.7	Synchrone Exceß-3-Code-Vorwärtszähldekade	285
10.2.8	Synchrone Exceß-3-Code-Rückwärtszähldekade	285
10.2.9	Umschaltbare synchrone Exceß-3-Code-Zähldekade	287
10.2.10	Synchrone Aiken-Code-Vorwärtszähldekade	287
10.2.11	Synchrone Aiken-Code-Rückwärtszähldekade	287
10.2.12	Umschaltbare synchrone Aiken-Code-Zähldekade	287
10.2.13	Synchrone Vorwärts-Zähldekade für den unsymmetrischen 2-4-2-1-Code	291
10.2.14	Synchrone Gray-Code-Vorwärtszähldekade	292
10.3	Synchrone Zähldekaden für mehr als vierstellige Binärcodes	293
10.3.1	Systematischer Entwurf einer synchronen Vorwärtszähldekade für den 2-aus-5-Code	295
10.3.2	Synchrone Zähldekade für den Code von Libaw und Craig	295
10.3.3	Umschaltbare synchrone Zähldekade für den Code von Libaw und Craig	297
10.3.4	Synchrone Zähldekade für den Biquinär-Code	297
10.3.5	Umschaltbare synchrone Zähldekade für den Biquinär-Code	299
10.3.6	Synchrone Ring-Zähldekaden (1-aus-10-Code)	301
10.3.7	Synchrone umschaltbare Ring-Zähldekade	301
10.4	Asynchrone Zähldekaden	301
10.4.1	Erläuterung des Entwurfs einer asynchronen Zähldekade am Beispiel des 8-4-2-1-Vorwärtszählers	304
10.4.2	Asynchrone Zähldekaden als Integrierte Schaltung	306
10.4.3	Asynchrone Vorwärtszähldekade für den Exceß-3-Code	308
10.4.4	Asynchrone Vorwärtszähldekade für den Aiken-Code	309
10.4.5	Asynchrone Vorwärtszähldekade für den unsymmetrischen 2-4-2-1-Code	310
10.4.6	Maximale Zählfrequenz asynchroner Zähldekaden	310
10.4.7	Maximale Zählfrequenz asynchroner Zähldekaden bei nicht benötigter Zwischenauswertung	312

10.5	Aufbau eines Dezimalzählers aus Zähldekaden	313
10.5.1	Asynchroner Zähler mit asynchronem Übertrag	313
10.5.2	Asynchroner Zähler mit synchronem Übertrag	314
10.5.3	Synchrone Zähler mit asynchronem Serienübertrag	315
10.5.4	Schaltungsvarianten des synchronen Zählers mit asynchronem Serienübertrag	317
10.5.5	Synchrone Zähler mit asynchronem Parallelübertrag	317
10.6	Synchrone modulo- n -Zähler	318
10.6.1	modulo- n -Zähler für $n = 2$ bis 16	318
10.6.2	Synchrone modulo- 2^m -Zähler	325
10.7	Übersicht über die Zähldekaden und ihre Eigenschaften	328
10.8	Übersicht über die dekadischen Zähler	329
10.9	Übersicht über die synchronen modulo- n -Zähler	330
11	Frequenzteiler	331
11.1	Asynchrone Frequenzteiler	331
11.1.1	Eläuterung des systematischen Entwurfs eines Frequenzteilers am Beispiel des Teilers 1:50	332
11.1.2	Frequenzteiler für Teilverhältnisse bis 1:16	334
11.1.3	Frequenzteiler nach der Faktorzerlegung	339
11.1.4	Frequenzteiler als Integrierte Schaltung	339
12	Vorwahlzähler und Zähler mit Zeitbasis	343
12.1	Vorwahlzähler	343
12.1.1	Grundschialtung einer Vorwahl-Vorwärtszähldekade	344
12.1.2	Aufbau einer Vorwahl-Rückwärtszähldekade	346
12.1.3	Mehrstufiger dekadischer Vorwahlzähler für Vorwärtsbetrieb	347
12.1.4	Umkehrbarer dekadischer Vorwahlzähler	348
12.2	Zähler mit Zeitbasis	350
12.2.1	Schaltbeispiel für den Aufbau eines Universalzählers mit Zeitbasis	351
13	Schieberegister	353
13.1	Schieberegister-Schaltungen	353
13.2	Schieberegister mit Serieneingang sowie Serien- und Parallelausgang	355
13.3	Schieberegister mit Serien- oder Paralleleingang	357
13.4	Umschaltbares Schieberegister	357
13.5	Schieberegister als Integrierte Schaltung	359
14	Addierschaltungen	361
14.1	Grundsätzliches und Elemente von Addierschaltungen	361
14.1.1	Halbaddierer	361
14.1.2	Volladdierer	362
14.2	Schaltbeispiele von Addierern	366
14.2.1	Erweiterbares Serienaddierwerk für einen vierstelligen Dualcode	367
14.2.2	Dezimalstellenaddierer für den 8-4-2-1-Code	370
14.2.3	Dezimalstellenaddierer für den Aiken-Code	371
14.2.4	Dezimalstellenaddierer für den Exceß-3-Code	374
14.3	Andere Schaltungen	376
15	Weitere Anwendungen von Digitalaltgliedern	377
15.1	Monostabile und astabile Multivibratoren und Verzögerungs- schaltungen	377

15.1.1	Monostabiler Multivibrator mit NAND-Schaltgliedern	377
15.1.2	Monostabiler Multivibrator mit NOR-Schaltgliedern	380
15.1.3	Astabiler symmetrischer Multivibrator	381
15.1.4	Astabiler unsymmetrischer Multivibrator	382
15.1.5	Schmitt-Trigger	383
15.1.6	Verzögerung der Flanken eines Impulses	383
15.1.7	Impulsverzögerung mit monostabilen Multivibratoren	384
15.1.8	Erzeugung kurzer Impulse aus längeren Impulsen	385
15.1.9	Integriertes Zeitglied	385
15.2	Frequenzvervielfachung	388
15.2.1	ODER-Frequenzvervielfachung	388
15.2.2	UND-Frequenzvervielfachung	389
15.2.3	Frequenzvervielfachung mit Paritätskontrolle	389
15.3	Vergleichsschaltungen	390
15.4	Paritätskontrolle	392
15.4.1	Disjunktive Normalform der Paritätskontrolle	392
15.4.2	Paritätskontrolle nach dem Zwischenprüfungsprinzip	394
15.5	Systemeigene gesteuerte Schalter	396
15.6	Schwellenwertschaltungen	398
16	Anwendungsbeispiele für LSL-Schaltungen	401
16.1	Umsetzen eines einfachen Netzwerks mit Relaiskontakten in eine elektronische Schaltung mit LSL-Bausteinen	401
16.2	Umsetzen eines Relaispeichers	407
16.3	Umsetzen einer Relaisverzögerung	408
16.4	Hinweise für den Systemaufbau mit LSL-Schaltungen	409
17	Mikroprozessoren und Mikrocomputer	413
17.1	Zugriffsmöglichkeit sinkt mit steigender Integration	413
17.2	Der Mikroprozessor vergrößert das Einsatzgebiet für Integrierte Schaltungen hoher Komplexität	416
17.3	Mikroprozessor – Mikrocomputer	416
17.3.1	Speicher	417
17.3.2	Eingabe-Ausgabe-Bausteine	420
17.3.3	Programmierbarer Multifunktions-Baustein	420
17.3.3.1	Busanschaltung	422
17.3.3.2	Kommando- und Zustandsregister	422
17.3.3.3	Taktgeber	422
17.3.3.4	Serielle Schnittstelle	422
17.3.3.5	Parallele Schnittstelle	422
17.3.3.6	Zähler/Zeitgeber	423
17.3.3.7	Unterbrechungssteuerung	423
17.3.3.8	Zusatzlogik	424
17.4	Auswahlkriterien für Mikroprozessoren	425
17.4.1	Technologie	426
17.4.2	Signallaufzeit und Verlustleistung	427
17.4.3	Integrationsgrad	429
17.5	Minimalkonzepte mit verschiedenen Mikroprozessoren	429
17.6	1-Chip-Mikrocomputer	429
17.7	Hardware – Software	434
17.8	Baugruppensysteme	436
17.8.1	Zentraleinheiten und Zentralcomputer	437
17.8.2	Speicher	439

17.8.3	Eingabe-Ausgabe-Baugruppen	439
17.8.4	Peripheriesteuerungen	440
17.8.5	Betriebssoftware	444
17.8.6	Baugruppensystem für komplexere Aufgaben	448
17.9	Anwendungsbeispiele für Mikrocomputer	448
17.9.1	Mikrocomputer in der Datentechnik	450
17.9.2	Mikrocomputer in der Nachrichtentechnik.	452
17.9.3	Mikrocomputer in der Meß-, Steuer- und Regeltechnik	453
17.9.4	Mikrocomputer in der Energietechnik	456
17.9.5	Mikrocomputer in der Unterhaltungselektronik	458
17.9.6	Mikrocomputer in der Autoelektronik	459
17.9.7	Mikrocomputer in der Konsumelektronik	462
18	Anhang	465
18.1	Schaltzeichen	466
18.2	Verzeichnis der verwendeten Formelzeichen und Abkürzungen.	474
18.3	Literaturverzeichnis.	476
18.4	Stichwortverzeichnis	481