

Inhaltsverzeichnis

1. Einleitung	11
2. Petri-Netze, ein Mittel zur Modellierung von Prozessen	13
2.1. Einführendes Beispiel	14
2.2. Grundgedanken des Petri-Netz-Konzepts	16
3. Grundlagen des Petri-Netz-Konzepts	18
3.1. Netzelemente	18
3.2. Markierte Netze	20
3.2.1. Netzmarkierungen	20
3.2.2. Regeln für den Markenfluß	21
3.2.3. Markierungsfolgen	25
3.3. Erreichbarkeitsmenge, Erreichbarkeits- und Überdeckbarkeitsgraph	26
3.4. Sicherheit und Lebendigkeit	28
3.5. Konflikte als Gefährdung von Sicherheit und Lebendigkeit	32
3.6. Parallelität	34
3.7. Petri-Netz-Klassen	35
3.7.1. Synchronisationsgraph	35
3.7.2. Zustandsmaschine	37
3.7.3. Free-Choice-Netze	39
3.8. Zur Dekomposition und Komposition von Petri-Netzen	41
3.9. Matrixdarstellung von Petri-Netzen	43
3.10. Netzinvarianten	45
3.10.1. Transitionsinvarianten und Platzinvarianten	45
3.10.2. Selbstüberwachende Systeme	49
3.11. Rechnergestütztes Analysieren und Konstruieren von Petri-Netzen	50
3.12. Petri-Netze und bisher gebräuchliche Beschreibungsmittel	52
3.12.1. Automatentabelle und Automatengraph	52
3.12.2. Programmablaufplan und Programmablaufgraph	54
3.12.3. Funktionsplan und Steuergraph	55
4. Interpretierte Petri-Netze	56
4.1. Steuerungstechnische Interpretationen von Petri-Netzen	56
4.1.1. Interpretation zur Prozeßmodellierung	58
4.1.1.1. Steuerungstechnisch interpretiertes Petri-Netz	58
4.1.1.2. Schaltregel im steuerungstechnisch interpretierten Petri-Netz	59
4.1.1.3. Erreichbarkeitsmenge eines steuerungstechnisch interpretierten Petri-Netzes	60
4.1.1.4. Korrektes steuerungstechnisch interpretiertes Petri-Netz	61
4.1.2. Konzeption zur Hardwarerealisierung von Petri-Netzen (Corex-Interpretation)	64
4.1.3. Konzeption zur Softwarerealisierung von Petri-Netzen	68
4.1.3.1. System „Steuergraph-Mikro“	69
4.1.3.2. Masterkonzept	71
4.2. Interpretation zur Analyse und Simulation digitaler Schaltungen	74

4.2.1.	Analyse und Simulation mittels elementarer Petri-Netze	74
4.2.2.	Analyse und Simulation durch LS-Netze	78
5.	Hardwarerealisierung von Petri-Netzen	82
5.1.	Einleitende Bemerkungen	82
5.2.	Einige Realisierungsvorschläge	82
5.2.1.	Flipfloprealisierung	82
5.2.2.	Realisierung nach <i>Patil</i> und <i>Dennis</i>	83
5.2.3.	Realisierung mit Platzmodulen	83
5.2.4.	Realisierung mit Übertragungsmodulen	84
5.2.5.	Realisierung mit Diodenmatrizen	85
5.2.6.	PLA-Realisierung von Petri-Netzen	85
5.2.7.	Realisierung mit geschwindigkeitsunabhängigen Modulen	86
5.2.8.	Zusammenfassende Einschätzung	88
5.3.	Realisierung von steuerungstechnisch interpretierten Petri-Netzen nach dem Corex-Prinzip	88
5.3.1.	Netzreduktion	89
5.3.2.	Zerlegung des steuerungstechnisch interpretierten Netzes	90
5.3.3.	Umsetzung der Teilnetze in Teilschaltungen	93
5.3.4.	Kopplung von Teilschaltungen zur Gesamtschaltung	97
5.3.5.	Realisierungsbeispiele nach dem Corex-Prinzip	100
5.4.	Zur Testung der Corex-Schaltungsstruktur	106
5.5.	Zur Integration der Corex-Schaltungsstruktur	107
5.6.	Realisierung von steuerungstechnisch interpretierten Petri-Netzen mit dem digitalen Steuerungssystem ursalog	108
5.6.1.	Corex-Baugruppe 2717	108
5.6.1.1.	Interner Schaltungsaufbau	108
5.6.1.2.	Anschlüsse der Corex-Baugruppe 2717	110
5.6.2.	Dynamik der Corex-Baugruppe 2717	111
5.6.3.	Dynamik der Corex-Schaltungsstruktur	113
5.6.4.	Praxisrelevante Besonderheiten	114
5.6.4.1.	Start einer Corex-Baugruppe	114
5.6.4.2.	Verwendung des inaktiven Schaltzustands	115
5.6.4.3.	Netzdarstellung und Corex-Realisierung von Not-Aus-Forderungen	117
5.6.4.4.	Rückführung des Prozesses	120
5.6.5.	Realisierungsbeispiel mit ursalog	121
5.6.6.	Kopplung von Corex-Baugruppen 2717	122
5.6.6.1.	Realisierung von Netzen ohne Parallelarbeit	123
5.6.6.2.	Realisierung von Netzen mit Parallelarbeit	123
6.	Zeitbewertete Petri-Netze	126
6.1.	Einführende Bemerkungen	126
6.2.	Zeitbewertung von Prekanten	127
6.2.1.	Einführendes Beispiel	127
6.2.2.	Definition der Zeitbewertung von Prekanten	128
6.2.3.	Zeitbewerteter Platz	130
6.3.	Zeitbewertung von Postkanten	131
6.3.1.	Einführendes Beispiel	131
6.3.2.	Definition der Zeitbewertung von Postkanten	132
6.3.3.	Zeitbewertete Transitionen	134
6.3.4.	Reservieren von Marken durch zeitbewertete Transitionen	137
6.4.	Ersetzen zeitbewerteter Transitionen durch Teilnetze mit zeitbewerteten Plätzen	138
6.5.	Besonderheiten zeitbewerteter steuerungstechnisch interpretierter Petri-Netze	140

6.5.1.	Steuerungstechnisch interpretierte Petri-Netze mit zeitbewerteten Prekanten	140
6.5.2.	Steuerungstechnisch interpretierte Petri-Netze mit zeitbewerteten Postkanten	141
6.6.	Einfluß der steuerungstechnischen Interpretation und von Zeitbewertungen auf die Lebendigkeit und die Beschränktheit eines Netzes	143
6.7.	Anwendungsbeispiele zeitbewerteter steuerungstechnisch interpretierter Petri-Netze	145
6.7.1.	Anwendungsbeispiele aus der Sicht der Synthese	145
6.7.1.1.	Zeitgesteuerter Prozeßablauf	145
6.7.1.2.	Zeitabhängige Prozeßfortsetzung	145
6.7.1.3.	Explizite Festlegung des Schaltzeitpunktes von Transitionen	146
6.7.1.4.	Zeitbehaftete Anwahl	147
6.7.1.5.	Zeitanforderungen an Schaltausdrücke	147
6.7.1.6.	Zeitliche Störungsüberwachung	148
6.7.1.7.	Zeitüberwachung von Markenübergängen	149
6.7.1.8.	Impulsgenerator	150
6.7.1.9.	Zur Modellierung von Prioritäten	150
6.7.2.	Anwendungsbeispiele aus der Sicht der Analyse	152
6.7.2.1.	Modellieren von Zeitfolgen von Zeitbaugruppen	152
6.7.2.2.	Erholzeit von Zeitgliedern	152
6.7.2.3.	Schaltzeitverzögerungen	153
6.7.2.4.	Hasardanalyse	154
6.7.2.5.	Erzeuger-Verbraucher-Problem	156
6.7.2.6.	Kommunikation von Prozessen	157
6.7.2.7.	Gewährung zyklischer Zugriffsrechte	159
7.	Realisierung zeitbewerteter steuerungstechnisch interpretierter Petri-Netze mit Corex	161
7.1.	Einführende Bemerkungen	161
7.2.	Erweiterte Corex-Interpretation	161
7.2.1.	Zeitglieder für Corex-Schaltungen	161
7.2.2.	Realisierung zeitbewerteter Prekanten und zeitbewerteter Plätze	163
7.2.3.	Realisierung zeitbewerteter Postkanten und zeitbewerteter Transitionen	164
7.2.3.1.	Realisierung zeitbewerteter Postkanten und zeitbewerteter Transitionen vom Typ I	164
7.2.3.2.	Realisierung zeitbewerteter Postkanten und zeitbewerteter Transitionen vom Typ II	166
7.3.	Beispiele für die Realisierung zeitbewerteter steuerungstechnisch interpretierter Petri-Netze nach dem erweiterten Corex-Prinzip	168
7.3.1.	Zeitbehaftete Anwahl	168
7.3.2.	Zeitüberwachung von Markenübergängen	169
7.3.3.	Realisierung von Prioritäten	172
7.3.4.	Kommunikation von Prozessen durch Registervergleich	174
7.4.	Realisierung von Zeitgliedern für Corex-Schaltungen mit ursalog-Baugruppen	174
7.4.1.	Aufbau von Zeitgliedern ZG mit Und-Gattern	175
7.4.2.	Aufbau von Zeitgliedern ZG mit Zeitbaugruppen	177
7.4.3.	Aufbau und Schaltverhalten eines Impulszeitglieds IZG mit Und-Gattern	179
7.4.4.	Dynamik eines Impulszeitglieds IZG mit Und-Gattern in der Corex-Schaltungsstruktur	179

7.4.5.	Aufbau und Schaltverhalten eines Impulszeitglieds IZG mit einer Zeitbaugruppe	181
7.4.6.	Dynamik eines Impulszeitglieds IZG mit einer Zeitbaugruppe in der Corex-Schaltungsstruktur	182
7.5.	Mehrfachnutzung von Zeitgliedern	183
7.6.	Realisierungsbeispiele	184
7.6.1.	Steuerung „Spülvorgang“	184
7.6.2.	Ampelsteuerung	185
8.	Anwenderprojekt „Hochleistungs-Stufenformautomat“	189
8.1.	Technologischer Prozeß	189
8.2.	Prozeßmodell	189
8.3.	Erweiterungen des Prozeßmodells	190
8.4.	Ergebnisse der Industrieerprobung und Serienfertigung	192
	Literaturverzeichnis	193
	Sachwörterverzeichnis	197