

# Inhaltsverzeichnis

Vorwort	5
<b>1 Einführung</b>	<b>7</b>
1.1 Anwendung von Mikrorechnern	7
1.2 Aufbau und Bauformen von Mikrorechnern	8
1.3 Die Programmierung von Mikrorechnern	10
<b>2 Grundlagen</b>	<b>13</b>
2.1 Darstellung der Daten im Mikrorechner	13
2.2 Zahlensysteme und Umrechnungsverfahren	15
2.3 Rechenschaltungen	19
2.4 Speicherschaltungen	23
2.5 Aktive Zustände von Steuersignalen	29
2.6 Speicherorganisation	34
2.7 Befehle und Programme	39
2.8 Übungen zum Abschnitt Grundlagen	47
<b>3 Hardware</b>	<b>50</b>
3.1 Halbleitertechnik	50
3.1.1 Die MOS-Technik	51
3.1.2 Die CMOS-Technik	52
3.1.3 Die bipolare Technik	54
3.2 Schaltungstechnik	56
3.2.1 Eingangsschaltungen	56
3.2.2 Ausgangsschaltungen	58
3.2.3 Zusammenschaltung der Bausteine	64
3.3 Der Mikroprozessor 6809	71
3.3.1 Die Familien der 68xx- und 65xx-Bausteine	71
3.3.2 Aufbau und Anschlußbelegung des Prozessors 6809	72
3.3.3 Der Zugriff auf Speicher- und Peripheriebausteine	75
3.3.4 Die Betriebszustände Reset und Interrupt	84
3.3.5 Die Betriebszustände Halten und Warten	90
3.3.6 Mikrorechnerschaltung mit dem Prozessor 6809	93
3.3.7 Die Prozessoren 6800 und 6802	94
3.4 Speicherbausteine	98
3.4.1 Aufbau und Wirkungsweise	98
3.4.2 Der Festwertspeicher (EPROM) 2716	102

3.4.3	Der statische Schreib/Lesespeicher (RAM) 2016 . . . . .	104
3.4.4	Dynamische Schreib/Lesespeicher (DRAM) . . . . .	106
3.4.5	Gemeinsame Anschlußbelegung verschiedener Speichertypen . . . . .	110
3.5	Peripheriebausteine . . . . .	111
3.5.1	Aufbau und Wirkungsweise . . . . .	111
3.5.2	TTL-Bausteine zur Ein/Ausgabe . . . . .	114
3.5.3	Parallelschnittstellen . . . . .	115
3.5.4	Serienschnittstellen . . . . .	119
3.5.5	Zeitgeber (Timer) . . . . .	121
3.5.6	Digital/Analog- und Analog/Digitalwandler . . . . .	122
3.6	Bausteinauswahl und Adreßdecodierung . . . . .	125
3.6.1	Adreßdecoder . . . . .	125
3.6.2	Die Teildecodierung . . . . .	128
3.6.3	Die Volldecodierung . . . . .	130
3.6.4	Die Lineare Auswahl . . . . .	135
3.6.5	Die Decodierung eines Peripheriebereiches . . . . .	136
3.6.6	Speicherumschaltung und Speichererweiterung . . . . .	138
3.7	Der Entwurf eines Kleinsystems . . . . .	143
3.8	Der Entwurf eines Übungssystems . . . . .	148
3.9	Der Entwurf eines Bauplattensystems . . . . .	154
3.9.1	Der Systembus . . . . .	154
3.9.2	Die 6809-Prozessorkarte . . . . .	156
3.9.3	Die Speicherkarten . . . . .	158
3.9.4	Die Peripheriekarten . . . . .	160
<b>4</b>	<b>Einführung in die maschinenorientierte Programmierung . . . . .</b>	<b>163</b>
4.1	Die Hardware des Übungsrechners . . . . .	163
4.2	Assemblerprogrammierung . . . . .	165
4.3	Einfache Datenübertragung . . . . .	170
4.3.1	Datenübertragung zwischen den Registern des Prozessors . . . . .	172
4.3.2	Das Laden von Konstanten . . . . .	175
4.3.3	Die absolute (erweiterte) Adressierung . . . . .	178
4.3.4	Die direkte (direct) Adressierung . . . . .	182
4.3.5	Assembleranweisungen . . . . .	186
4.3.6	Einfache Datenübertragung mit den Prozessoren 6800 und 6802 . . . . .	189
4.3.7	Übungen zum Abschnitt Datenübertragung . . . . .	190
4.4	Sprünge und Verzweigungen . . . . .	191
4.4.1	Unbedingte Sprung- und Verzweigungsbefehle . . . . .	192
4.4.2	Bedingte Verzweigungsbefehle . . . . .	197
4.4.3	Der Aufruf von Unterprogrammen . . . . .	200
4.4.4	Sprünge und Verzweigungen der Prozessoren 6800 und 6802 . . . . .	203
4.4.5	Übungen zum Abschnitt über Sprünge und Verzweigungen . . . . .	203

4.5	Programmverzweigungen	205
4.5.1	Grafische Darstellung und Vorbereitung einer Programmverzweigung	205
4.5.2	Untersuchung eines Registerinhaltes	208
4.5.3	Untersuchung einzelner Bitpositionen	212
4.5.4	Programmverzweigungen mit den Prozessoren 6800 und 6802	216
4.5.5	Übungen zum Abschnitt Programmverzweigungen	217
4.6	Programmschleifen	219
4.6.1	Schleifen mit und ohne Abbruchbedingung	219
4.6.2	Der Aufbau von 8-Bit-Zählschleifen	220
4.6.3	Der Aufbau von 16-Bit-Zählschleifen	226
4.6.4	Ereigniszähler	227
4.6.5	Programmschleifen mit den Prozessoren 6800 und 6802	231
4.6.6	Übungen zum Abschnitt Programmschleifen	232
4.7	Die Adressierung von Speicherbereichen	233
4.7.1	Die indizierte Adressierung	234
4.7.2	Die indirekte Adressierung	241
4.7.3	Die befehlszählerrelative Adressierung	244
4.7.4	Die Stapeladressierung	246
4.7.5	Die Arbeit mit Daten- und Sprungtabellen	248
4.7.6	Speicherbereichsadressierung der Prozessoren 6800 und 6802	254
4.7.7	Übungen zum Abschnitt Bereichsadressierung	254
4.8	Datenverarbeitung	256
4.8.1	Die logischen Befehle	256
4.8.2	Die Bitpositionen des Bedingungsregisters	259
4.8.3	Die Schiebebefehle	260
4.8.4	Die arithmetischen Befehle	262
4.8.5	Vorzeichenlose Dualzahlen	263
4.8.6	Dualzahlen mit Vorzeichen	265
4.8.7	BCD-codierte Dezimalzahlen	269
4.8.8	Die Multiplikation	272
4.8.9	Die Division	276
4.8.10	Datenverarbeitung mit den Prozessoren 6800 und 6802	280
4.8.11	Übungen zum Abschnitt Datenverarbeitung	281
4.9	Unterprogrammtechnik	282
4.9.1	Der Aufruf und Rücksprung von Unterprogrammen	282
4.9.2	Die Übergabe von Parametern	284
4.9.3	Lageunabhängige und unterbrechungsfeste Unterprogramme	285
4.9.4	Übungen zum Abschnitt Unterprogrammtechnik	287
4.10	Programmunterbrechungen (Interrupt)	288
<b>5</b>	<b>Parallele Datenübertragung</b>	<b>295</b>
5.1	Aufbau und Programmierung der Parallelschnittstelle 6821	295
5.2	Aufbau der Parallelschnittstelle 6522	301

5.3	Dateneingabe mit Schaltern und Tastern: . . . . .	303
5.4	Datenausgabe mit Leuchtdioden und Siebensegmentanzeigen . . . . .	307
5.5	Tastatur und neunstellige Multiplexanzeige . . . . .	310
5.6	Der Entwurf eines Tastenmonitors . . . . .	315
5.7	Parallele Datenübertragung mit Steuersignalen . . . . .	320
<b>6</b>	<b>Serielle Datenübertragung . . . . .</b>	<b>324</b>
6.1	Die V.24-Schnittstelle . . . . .	324
6.2	Die Programmierung der Serienschnittstelle 6850 . . . . .	326
6.3	ASCII-Code-Umwandlungen . . . . .	332
6.4	Der Entwurf eines Terminalmonitors . . . . .	335
<b>7</b>	<b>Datenerfassung und Datenverarbeitung . . . . .</b>	<b>343</b>
7.1	Verarbeitung analoger Daten . . . . .	343
7.1.1	Widerstands-Frequenz-Umsetzung . . . . .	343
7.1.2	Beispiel eines Analog/Digitalwandlers . . . . .	345
7.1.3	Beispiel eines Digital/Analogwandlers . . . . .	347
7.2	Die Analogperipherie des Übungssystems . . . . .	348
7.3	Aufbau und Arbeitsweise eines Arithmetikprozessors . . . . .	351
<b>8</b>	<b>Lösungen der Übungsaufgaben . . . . .</b>	<b>357</b>
<b>9</b>	<b>Ergänzende und weiterführende Literatur . . . . .</b>	<b>370</b>
<b>10</b>	<b>Anhang . . . . .</b>	<b>371</b>
10.1	Zahlentabellen . . . . .	371
10.2	ASCII-Zeichen-Tabelle . . . . .	372
10.3	Sinnbilder für Ablaufpläne und Struktogramme . . . . .	373
10.4	Befehlstabellen des 6800/6802 . . . . .	374
10.5	Befehlstabellen des 6809 . . . . .	377
10.6	Stiftbelegung der wichtigsten Bausteine . . . . .	381
<b>11</b>	<b>Register . . . . .</b>	<b>384</b>