

Inhaltsverzeichnis

1	Einleitung	1
1.1	Synchrone und asynchrone digitale Systeme	1
1.2	Überblick und Behandlungsmethodik	2
2	Grundelemente synchroner Systeme	7
2.1	Signaldarstellung	7
2.1.1	Gültigkeitszustände	7
2.1.2	Leitungsbündel	9
2.1.3	Zeitpunkte und Zeitbereiche	10
2.1.4	Takte	12
2.2	Gatter und Netze	14
2.2.1	Statische Transformation	15
2.2.2	Verzögerungselemente	17
2.2.3	Kaskadierung	19
2.2.3.1	Verzahnung	20
2.2.3.2	Bekanntes Betriebsverhalten	20
2.2.3.3	Statistische Addition	21
2.3	Rückgekoppelte Elemente	22
2.3.1	Instabile Rückkopplung	22
2.3.2	Stabile Rückkopplung	23
2.3.3	Basis-Flipflop	25
2.3.4	Zeitparameter des Basis-Flipflops	29
2.4	Isolierstufen	33
2.4.1	Modelldefinition	34
2.4.2	Funktions- und Übergangsphasen	37

2.4.3	Betriebsweisen der Isolierstufe	40
2.4.4	Phänomene bei verschiedenen Anstiegs- und Abfallverzögerungen	42
2.5	Rücksetz-Flipflop	45
2.5.1	Funktionsphasen	45
2.5.2	Übergangsphasen	48
2.6	Betriebsarten in synchronen Systemen	51
2.6.1	Speichern: Kombiniertes Isolieren und Auffangen	51
2.6.2	Synchroner Betrieb	55
2.6.3	Abfolge der Funktionsphasen	56
2.7	Flipflops	60
2.7.1	Taktgesteuertes RS-Flipflop	62
2.7.1.1	Asymmetrische Betrachtungsweise	63
2.7.1.2	Symmetrische Betrachtungsweise	65
2.7.2	D-Flipflop ohne Transparenz	66
2.7.2.1	Betriebsfall mit minimaler Dispersion	68
2.7.2.2	Charakteristische Zeitpunkte beim D-Flipflop	68
2.7.2.3	Flipflop-Element-Parameter	70
2.7.3	Transparentes D-Latch	72
2.7.3.1	Grenzen des Transparenzbereichs	72
2.7.3.2	Flipflop-Parameter	74
2.7.4	Flipflop-Element-Parameter aus Datenbuchangaben	75
2.7.4.1	Flankengetriggertes D-Flipflop	76
2.7.4.2	Pegelgesteuertes D-Flipflop (transparentes D-Latch)	77
3	Schaltwerkstrukturen	80
3.1	Prozeßnetze	80
3.1.1	Prozeßstufen	80
3.1.2	Prozeßketten (Pipelines)	84
3.1.3	Rückgekoppelte Prozeßketten	86
3.1.4	Einfluß von Transparenz	89
3.1.5	Taktversatz (Skew)	90
3.1.6	Stationen und Verbindungen	93

3.1.7	Strukturauswahl und Ergebnisdarstellungen	97
3.2	Einstufige Schaltwerke	100
3.2.1	Einphasige Schaltwerke	100
3.2.1.1	Lokale Prozesse ohne Transparenz	100
3.2.1.2	Verbindungsprozesse ohne Transparenz	104
3.2.1.3	Laufzeitabgleich	106
3.2.1.4	Dynamische Verzögerung	108
3.2.1.5	Einphasige Schaltwerke mit Transparenz	111
3.2.1.6	Einphasige Systeme mit lokalen Stationen	114
3.2.2	Master-Slave-Schaltwerke	119
3.2.2.1	Master-Slave-Schaltwerke ohne Transparenz	119
3.2.2.2	Zusatz-Register	124
3.2.2.3	Taktung von Master-Slave-Schaltwerken	125
3.2.2.4	Transparente Master-Slave-Stufen	132
3.3	Grundbegriffe doppelstufiger Schaltwerke	134
3.3.1	Lokale doppelstufige Schaltwerke ohne Transparenz	134
3.3.2	Transparenz in lokalen doppelstufigen Schaltwerken	138
3.3.2.1	Verzögerter Prozeßstart	138
3.3.2.2	Flexible Prozeßzeitverteilung	143
3.3.2.3	Flexible Taktaufteilung	145
3.3.3	Taktversatz in doppelstufigen Schaltwerken	147
3.3.3.1	Taktrahmen	147
3.3.3.2	Prozeßstartlinien und Betriebsweisen	150
3.4	Doppelstufige Schaltwerke mit einfacher Verbindung	154
3.4.1	Nicht-Transparenz	158
3.4.2	Einfach-Transparenz	160
3.4.3	Doppel-Transparenz	164
3.5	Doppelverbindungs-Schaltwerke	170
3.5.1	Nicht-Transparenz	171
3.5.2	Symmetrischer Betrieb bei Einfach-Transparenz	178
3.5.3	Asymmetrischer Betrieb bei Einfach-Transparenz	181
3.5.4	Doppel-Transparenz	188

3.6	Verbindungswerke bei großem Taktversatz	194
3.6.1	Ketten von Einfachverbindungswerken	198
3.6.2	Ketten von Doppelverbindungswerken	202
3.6.3	Unidirektionaler Kettenring	204
3.6.4	Einfach-Verbindungswerke mit Frequenzteilung	206
3.6.5	Doppel-Verbindungswerke mit Frequenzteilung	207
3.6.6	Asynchrone Übertragung	209
4	Zusammenfassung	212
4.1	Ziele	212
4.2	Probleme	213
4.3	Wege	214
4.4	Schaltwerkkonfigurationen und Trends	216
4.4.1	Einstufige, einphasige Schaltwerke	217
4.4.2	Master-Slave-Schaltwerke	218
4.4.3	Doppelstufige Schaltwerke mit einfacher Verbindung	219
4.4.4	Doppelstufige Schaltwerke mit Doppelverbindung	222
4.4.4.1	Doppelverbindungswerke mit symmetrischem Betrieb	222
4.4.4.2	Doppelverbindungswerke mit asymmetrischem Betrieb	223
4.4.4.3	Doppelverbindungswerke mit Gleichlaufbetrieb	223
4.4.4.4	Darstellung mit konstanter Zykluszeit	223
4.4.5	Verbindungswerke bei großem Taktversatz	226
4.4.5.1	Synchrone Kettenwerke	226
4.4.5.2	Verbindungswerke mit Frequenzteilung	228
4.4.5.3	Asynchrone Übertragung	229
4.5	Beispiel	229
4.5.1	Einphasiges, eintaktiges Schaltwerk (S1)	231
4.5.2	Doppelstufiges lokales Schaltwerk (D1C)	231
4.5.3	Doppelstufiges Verbindungswerk (D1M)	231
4.5.4	Einphasiges, zweistufiges System (S2)	233
4.5.5	Doppelstufiges, zweistufiges System (D2)	235

A	Ergänzende Betrachtungen zu Gattern und Schaltnetzen	237
A.1	Einflußparameter auf Schaltverzögerungen	237
A.2	Metastabilität	240
A.3	Detailbetrachtungen zur Isolierstufe	249
A.3.1	Diskussion der Parameterbereiche für die Phasenwechsel der Isolierstufe	249
A.3.2	Bestimmung der Transparenzbereichsgrenzen	255
A.3.3	Trenddiskussion der Stufenverzögerung	258
A.3.4	Dynamischer Speichereffekt	260
A.4	Impulsformung mit Gattern und Verzögerungselementen	261
B	Ergänzende Betrachtungen zu Flipflops	264
B.1	Sekundär-Signal-Verschiebung beim getakteten RS-Flipflop	264
B.1.1	Setzvorgang bei rückgesetztem Flipflop	265
B.1.2	Setzvorgang bei gesetztem Flipflop	266
B.1.3	Rücksetzvorgang bei gesetztem Flipflop	267
B.1.4	Rücksetzvorgang bei rückgesetztem Flipflop	267
B.2	Spezielle Betriebsweisen beim D-Flipflop	267
B.2.1	D-Flipflop mit s-Übergang	268
B.2.2	RTZ-D-Flipflop	271
B.3	Gegenüberstellung verschiedener Flipflop-Typen	273
B.4	Beispiele zur Bestimmung der Flipflop-Parameter aus Datenbuchangaben	276
B.4.1	Zeitparameter für flankengetriggerte Flipflops	277
B.4.2	Zeitparameter für transparente Latches	278
C	Statistische Betrachtung der Verzögerungen	281
C.1	Die Normalverteilung	281
C.2	Statistische Addition von Gatterverzögerungen	284
C.2.1	Elemente mit gleichem statistischem Verhalten	287
C.3	Statistische Beschreibung von Prozeßzeiten	288
C.3.1	Nicht-transparente Schaltwerke	289
C.3.2	Transparente Kopplung statistischer Prozesse	290
C.3.2.1	Allgemeiner Ansatz	291
C.3.2.2	Abschätzung am Beispiel des einstufigen Schaltwerks	293

Literaturverzeichnis	297
L.1 Bücher und Nachschlagwerke	297
L.2 Flipflops	298
L.3 Taktung von Schaltwerken	299
L.4 Simulation und Timing-Analyse	301
L.5 Busse und Verbindungen	303
L.6 Metastabilität	305
L.7 Synchronisation und Asynchrone Systeme	305
L.8 Statistisches Zeitverhalten	307
Sachverzeichnis	309