

# Inhaltsverzeichnis

<b>Vorwort</b> .....	5
<b>Die Autoren</b> .....	6
<b>1 Logische Grundfunktionen und Logikfamilien</b> .....	15
1.1 Logische Grundfunktionen .....	15
1.1.1 Die UND-Verknüpfung (Konjunktion) .....	16
1.1.2 Die ODER-Verknüpfung (Disjunktion) .....	16
1.1.3 Die NICHT-Verknüpfung (Negation) .....	17
1.1.4 Die NAND-Verknüpfung .....	17
1.1.5 Die NOR-Verknüpfung .....	18
1.1.6 NAND- und NOR-Gatter als universelle Bausteine .....	18
1.1.7 Die Exklusiv-ODER-Verknüpfung .....	20
1.1.8 Die Äquivalenz-Verknüpfung .....	21
1.1.9 Die INHIBIT-Verknüpfung .....	22
1.1.10 Die IMPLIKATION-Verknüpfung .....	23
1.2 Logikpegel .....	24
1.3 Logikfamilien .....	26
1.3.1 TTL-Familie .....	26
1.3.1.1 Standard-TTL .....	26
1.3.1.2 Schottky-TTL .....	28
1.3.1.3 LOW-POWER-Schottky-TTL .....	29
1.3.1.4 Tri-State-Logic .....	29
1.3.2 LSL-Familie .....	30
1.3.3 ECL-Familie .....	31
1.3.4 N-MOS- und P-MOS-Familie .....	31
1.3.5 C-MOS-Familie .....	32
1.3.6 Gegenüberstellung der Logikfamilien .....	37
1.3.7 Verdrahtete Logikschaltungen .....	38
1.3.7.1 Verdrahtete UND-Verknüpfung .....	38
1.3.7.2 Verdrahtete ODER-Verknüpfung .....	39
1.3.8 Übertragungskennlinien .....	39
1.4 Störsicherheit .....	42
1.4.1 Statische Störsicherheit .....	42
1.4.2 Dynamische Störsicherheit .....	43
<b>2 Analyse und Synthese Logischer Schaltnetze</b> .....	45
2.1 Analyse Logischer Schaltnetze .....	45
2.1.1 Ablaufplan für die Analyse Logischer Schaltnetze .....	45
2.1.2 Methoden zur Analyse Logischer Schaltnetze .....	46
2.1.2.1 Ermittlung der vollständigen Wahrheitstabelle .....	46
2.1.2.2 Ermittlung der Funktionsgleichung .....	47
2.1.2.3 Ermittlung des Signal-Zeit-Planes .....	48
2.1.3 Anwendungsbeispiele .....	50
2.2 Synthese Logischer Schaltnetze .....	57

2.2.1	Ablaufplan für die Synthese Logischer Schaltnetze .....	57
2.2.2	Methoden zur Synthese Logischer Schaltnetze .....	58
2.2.2.1	Synthese aufgrund einer vorgegebenen Funktionsgleichung .....	58
2.2.2.2	Synthese aufgrund einer Aufgabenbeschreibung in Worten .....	60
2.2.3	Anwendungsbeispiele .....	62
2.3	Vereinfachung Logischer Schaltnetze .....	65
2.3.1	Vereinfachung Logischer Schaltnetze mit Hilfe der Schaltalgebra .....	66
2.3.1.1	Rechenregeln der Schaltalgebra .....	66
2.3.1.2	Anwendungsbeispiele .....	71
2.3.2	Vereinfachung Logischer Schaltnetze mit Hilfe von KV-Tafeln .....	72
2.3.2.1	Aufstellen von KV-Tafeln .....	72
2.3.2.2	Zusammenfassen von Feldern in KV-Tafeln .....	74
2.3.2.3	Ablaufplan für das Vereinfachen Logischer Schaltnetze mit Hilfe von KV-Tafeln .....	77
2.3.2.4	Anwendungsbeispiele .....	78
<b>3</b>	<b>Sequentielle Schaltwerke</b> .....	<b>84</b>
3.1	Allgemeines .....	84
3.2	Speicher .....	86
3.2.1	RS-Kippglieder .....	86
3.2.2	$\overline{RS}$ -Kippglieder .....	87
3.2.3	D-Kippglieder .....	90
3.2.3.1	Statische D-Kippglieder .....	90
3.2.3.2	Dynamische D-Kippglieder .....	93
3.2.4	JK-Kippglieder .....	96
3.2.4.1	Allgemeines .....	96
3.2.4.2	Einflankengesteuerte JK-Kippglieder .....	98
3.2.4.3	Zweiflankengesteuerte JK-Kippglieder .....	99
3.2.4.4	JK-Kippglieder mit statischen Setz- und Rücksetzeingängen .....	101
3.2.4.5	JK-Kippglieder mit verknüpften JK-Eingängen .....	102
3.2.4.6	Sonderformen von JK-Kippgliedern .....	103
3.3	Monostabile Kippglieder .....	105
3.3.1	Allgemeines .....	105
3.3.2	Sonderformen .....	107
3.3.2.1	Nachtriggerbares Monostabiles Kippglied .....	107
3.3.2.2	Monostabiles Kippglied mit Rücksetzeingang .....	108
3.3.2.3	Monostabiles Kippglied mit Eingangsverknüpfungen .....	109
3.4	Zusammenwirken von Speichern und Gattern .....	110
3.4.1	Drehrichtungssteuerung .....	110
3.4.2	Digitaler Drehstromgenerator .....	112
3.4.3	Flußdiagramme .....	115
3.4.4	Synchrone und asynchrone Technik .....	118
<b>4</b>	<b>Zählschaltungen</b> .....	<b>123</b>
4.1	Dualzähler .....	123
4.1.1	Asynchrone Dualzähler .....	124

4.1.1.1	Grundprinzip asynchroner Dualzähler .....	124
4.1.1.2	Asynchrone Dualzähler mit statischen Rücksetz- und Freigabeeingängen .....	128
4.1.1.3	Asynchrone Modulo-Zähler .....	131
4.1.1.4	Asynchrone Dezimalzähler .....	136
4.1.2	Synchrone Dualzähler .....	141
4.1.2.1	Vor- und Nachteile von Asynchrone Zählern und Synchronzählern .....	141
4.1.2.2	Grundprinzip synchroner Dualzähler .....	143
4.1.2.3	Synchrone Modulo-Zähler .....	147
4.1.2.4	Synchroné Vorwärts-Rückwärtszähler .....	152
4.1.2.5	Synchronzähler mit statischen Eingängen .....	153
4.1.2.6	Anwendungsbeispiele .....	153
4.2	Zähler mit speziellen Zählcodes .....	157
4.2.1	Zählcodes .....	157
4.2.1.1	Dualcode .....	157
4.2.1.2	BCD-Codes .....	158
4.2.2	Dezimalzähler im Aiken-Code .....	161
4.2.3	Dezimalzähler im 3-Excess-Code .....	162
4.3	Schieberegister .....	163
4.3.1	Grundprinzip von Schieberegistern .....	163
4.3.2	Schieberegister mit serieller Ein- und Ausgabe .....	166
4.3.3	Schieberegister mit serieller Eingabe und serieller oder paralleler Ausgabe .....	167
4.3.4	Schieberegister mit serieller und paralleler Eingabe und serieller Ausgabe .....	168
4.3.5	Universalschieberegister .....	168
4.3.6	Ringzähler .....	170
4.3.7	Anwendungsbeispiele .....	173
4.3.7.1	5-Bit-Schieberegister .....	173
4.3.7.2	Schieberegister als Steuerwerk .....	174
4.4	Anwendungsbeispiele .....	176
4.4.1	Digitale Frequenzmessung .....	176
4.4.2	Periodendauermessung .....	179
4.4.3	Frequenzmesser mit den Bausteinen ICM 7208 und 7207 .....	183
4.4.4	Digitaluhren .....	184
4.4.5	Multiplexer .....	185
<b>5</b>	<b>Speicherschaltungen .....</b>	<b>190</b>
5.1	Serielle Speicher .....	191
5.2	Schreib-Lese-Speicher .....	192
5.2.1	Speicherorganisationen .....	193
5.2.2	Statische Speicherzellen .....	195
5.2.2.1	Statische bipolare Speicherzellen .....	195
5.2.2.2	Statische MOS-Speicherzellen .....	196
5.2.3	Dynamische Speicherzellen .....	197
5.2.4	Anwendungsbeispiel .....	198
5.3	Nur-Lese-Speicher .....	199

5.3.1	Nur-Lese-Speicher (ROM) .....	202
5.3.2	Programmierbare Nur-Lese-Speicher (PROM).....	203
5.3.3	Löschbare Nur-Lese-Speicher.....	205
5.3.4	Anwendungsbeispiel .....	207
5.4	Programmierbare Logik-Anordnung (PLA) .....	209
<b>6</b>	<b>Signalgeber</b> .....	<b>212</b>
6.1	Näherungsinitiatoren .....	212
6.1.1	Induktive Näherungsschalter .....	212
6.1.2	Magnetische Näherungsschalter .....	215
6.1.3	Induktive Impulsgeber .....	217
6.1.4	Kapazitive Näherungsschalter .....	218
6.2	Lichtschranken .....	219
6.2.1	Gabellichtschranken .....	219
6.2.2	Reflexlichtschranken .....	220
6.3	Codescheiben und Codelineale.....	223
6.4	Mechanische Kontakte .....	227
6.4.1	Kontaktentprellung.....	228
6.4.2	Reed-Kontakte .....	230
6.5	Codierschalter und Tastaturen .....	231
<b>7</b>	<b>Ausgabebausteine</b> .....	<b>235</b>
7.1	Leistungsstufen für induktive Last .....	235
7.1.1	Allgemeines .....	235
7.1.2	Das Einschaltverhalten .....	235
7.1.3	Das Ausschaltverhalten .....	237
7.1.3.1	Spannungsbegrenzung durch Kondensator .....	238
7.1.3.2	Begrenzung durch Freilaufdiode.....	238
7.1.4	Anwendungsbeispiele .....	239
7.1.4.1	Leistungsstufen für Reedrelais .....	239
7.1.4.2	Leistungsstufen für Anker-Relais .....	241
7.1.4.3	Leistungsstufen für große induktive Lasten .....	242
7.2	Integrierte Leistungsstufen .....	244
7.3	Leistungsstufen für Schrittmotore .....	246
7.3.1	Grundprinzip von Schrittmotoren .....	246
7.3.2	Ansteuerung von Schrittmotoren.....	248
7.3.3	Ansteuerung von Schrittmotoren mit dem Baustein SAA 1027 .....	251
7.4	Anzeigen .....	253
7.4.1	7-Segment-LED-Anzeige .....	254
7.4.2	LCD-Anzeige .....	256
7.4.3	Punkt-Matrix-Anzeige .....	257
7.5	Optokoppler.....	258
<b>8</b>	<b>Umsetzer</b> .....	<b>261</b>
8.1	Pegelwandler .....	261
8.2	Codewandler .....	265

8.2.1	BCD-Code in Dezimal .....	266
8.2.2	Dezimal in BCD-Code .....	269
8.2.3	BCD-Code in 7-Segment-Code .....	272
8.2.4	Dual-Code in 8-4-2-1-BCD-Code .....	276
8.2.4.1	Statische Wandler .....	277
8.2.4.2	Dynamische Wandler .....	280
8.2.5	Dual-Code in Gray-Code und umgekehrt .....	282
8.3	Digital-Analog-Wandler .....	285
8.3.1	DA-Wandler mit bewerteten Widerständen .....	286
8.3.2	DA-Wandler mit R-2 R-Netzwerk .....	289
8.3.3	Frequenz-Spannungs-Wandler .....	292
8.4	Analog-Digital-Wandler .....	295
8.4.1	AD-Wandler nach dem Sägezahnverfahren .....	296
8.4.2	AD-Wandler nach dem Dual-Slope-Verfahren .....	298
8.4.3	AD-Wandler nach dem Stufenkompensationsverfahren .....	306
8.4.3.1	Kompensationsverfahren mit kontinuierlichem Abgleich .....	307
8.4.3.2	Kompensationsverfahren mit Dekadenabgleich .....	308
8.4.4	Spannungs-Frequenz-Wandler .....	308
8.5	Digitalvoltmeter .....	310
<b>9</b>	<b>PLL-Schaltung</b> .....	<b>314</b>
9.1	Allgemeines .....	314
9.2	Grundprinzip .....	316
9.3	Der Phasendetektor .....	319
9.4	PLL-Schaltung vom Typ CD 4046 .....	325
9.4.1	Blockschaltbild .....	325
9.4.2	Die Phasenkomparatoren .....	326
9.4.2.1	Phasenkomparator I .....	326
9.4.2.2	Phasenkomparator II .....	328
9.4.3	Der VCO .....	329
9.5	Anwendungsbeispiel .....	332
<b>10</b>	<b>Digitale Datenübertragung</b> .....	<b>334</b>
10.1	Allgemeines .....	334
10.2	Bus-Systeme .....	337
10.3	Schnittstellen .....	341
10.4	IEC-Bus .....	344
10.5	Asynchrone Datenübertragung .....	347
10.6	Synchrone Datenübertragung .....	351
10.7	Datenübertragung mit Pulslängenmodulation .....	352
	<b>Sachwortverzeichnis</b> .....	<b>357</b>
	<b>Information</b> .....	<b>362</b>