

Rolf Ernst / Ingo Könenkamp

Digitale Schaltungstechnik für Elektrotechniker und Informatiker

Spektrum Akademischer Verlag Heidelberg · Berlin · Oxford

Inhaltsverzeichnis

Vorwort	i
Inhaltsverzeichnis	iii
1 Einführung	1
1.1 Grundbegriffe der Digitaltechnik	1
1.1.1 Anforderungen	1
1.1.2 Kenngrößen von Digitalisaltungen	1
1.1.2.1 Statische Kenngrößen	4
1.1.2.2 Dynamische Kenngrößen	7
1.2 Beispiel einer digitalen Schaltungsfamilie: TTL	10
2 Schaltungsaufbau	19
2.1 Impulstechnische Grundlagen	19
2.1.1 Impulsformen	19
2.1.1.1 Impulsverformungen an konzentrierten Bauelementen	19
2.1.2 Impulsausbreitung auf Leitungen	25
2.1.2.1 Allgemeine Betrachtung	26
2.1.2.2 Grundlagen der Wellenausbreitung	26
2.1.2.3 Reflexion	30
2.1.2.4 Brechung	30
2.1.3 Spezialfälle von Leitungen in der digitalen Schaltungstechnik	31
2.1.3.1 Verlustarme, homogene Leitung	33
2.1.3.2 Beispiele verlustarmer, homogener Leitungen	41
2.1.3.3 Beispiele für Brechung und Reflexion auf verlustarmen, homogenen Leitungen	43
2.1.3.4 RC-Leitungen	43
2.1.3.5 RLC-Leitungen	48
2.1.4 Taktleitungen	51
2.1.4.1 Standardansätze	51
2.1.4.2 Systeme mit hoher Taktfrequenz	52
2.2 Störungen	54
2.2.1 Interne Störungen	55
2.2.1.1 Galvanische Kopplung über die Stromversorgungsleitungen	55
2.2.1.2 Ground Bounce	56
2.2.1.3 Induktivität an den Verbindungsstellen	59
2.2.1.4 Skin-Effekt	59
2.2.1.5 Alternative Gegenmaßnahme für alle galvanischen Störungen	61

	2.2.1.6	Kapazitive und induktive Kopplung von Signalleitungen	61
2.2.2		Externe Störungen	65
	2.2.2.1	Optische Signalübertragung	66
2.2.3		Bemerkungen zum praktischen Schaltungsentwurf	66
	2.2.3.1	Bestimmung und Modellierung von Leitungseffekten	66
	2.2.3.2	Berücksichtigung von Leitungseffekten im Schaltungsentwurf auf Gatterebene	67
3		Digitalschaltungsfamilien	71
3.1		Bipolare Digitalschaltungsfamilien	71
	3.1.1	Noch einmal : TTL	72
	3.1.1.1	Wired AND/OR	72
	3.1.1.2	Tri-State Ausgang	74
	3.1.1.3	Verbesserung der TTL-Grundschialtung: Schottky-Technik	76
	3.1.2	Emittergekoppelte Logik ECL (Emitter Coupled Logic)	80
	3.1.2.1	Prinzip	80
	3.1.2.2	Schaltungstechnische Besonderheiten	84
	3.1.2.3	Erweiterung der Funktionalität	88
	3.1.2.4	Wichtige Merkmale der ECL-Familie	93
	3.1.2.5	Beurteilung des Störverhaltens von ECL	94
3.2		CMOS-Schaltungsfamilie	94
	3.2.1	Zusammenfassung MOS-Transistor	95
	3.2.2	Grundzüge der CMOS-Schaltungstechnik	99
	3.2.2.1	CMOS-Bauelementaufbau	99
	3.2.2.2	CMOS-Inverter	100
	3.2.2.3	Optimierungsbeispiel: Inverterkette	108
	3.2.2.4	Latchup	110
	3.2.3	Statische CMOS-Schaltungstechnik	111
	3.2.3.1	Dynamisches Verhalten	113
	3.2.3.2	Schaltungen mit Transmission Gate	116
	3.2.3.3	Transmission Gates in statischer CMOS-Schaltungstechnik	119
	3.2.4	Dynamische CMOS-Schaltungstechnik	120
	3.2.4.1	Dynamische CMOS-Logik	121
	3.2.4.2	4-phasige Taktung mit überlappenden Taktsignalen	123
	3.2.4.3	2-phasige Taktung mit nichtüberlappenden Taktsignalen	125
	3.2.4.4	Dominologik	125
	3.2.4.5	Modifizierte Dominologik	126
	3.2.5	Differentielle CMOS-Schaltungstechnik	129
3.3		Weitere Schaltungsfamilien	131
	3.3.1	n-Kanal MOS-Schaltungen (NMOS)	131
	3.3.2	Bipolar-CMOS-Schaltungen (BiCMOS)	132
	3.3.3	Gallium-Arsenid-Schaltungen	137
	3.3.3.1	Direct Coupled FET-Logic (DCFL)	138
	3.3.3.2	Source Coupled FET-Logic (SCFL)	140
3.4		Vergleich von Schaltungsfamilien	142
	3.4.1	Vergleich der dynamischen Verlustleistung: CMOS ↔ ECL	144
	3.4.1.1	CMOS-Realisierung	145
	3.4.1.2	Hypothetische ECL-Realisierung	145

4	Kippschaltungen	147
4.1	Bistabile Kippschaltungen: Flip-Flops	147
4.1.1	Grundlagen	147
4.1.1.1	RS-Flip-Flop als Basiselement	147
4.1.1.2	Metastabilität	148
4.1.1.3	Synchronisation	152
4.1.2	Flip-Flop-Typen und ihr Einsatz	158
4.1.2.1	D-Latch	158
4.1.2.2	Flankengesteuerte Flip-Flops	166
4.1.3	Schmitt-Trigger	171
4.2	Schaltungen zur Erzeugung von Impulsen	174
4.2.1	Univibratoren (Monoflops)	174
4.2.1.1	Asynchrone Univibratoren	174
4.2.1.2	Synchrone Univibratoren	177
4.2.2	Quarzoszillatoren	178
5	Zusammengesetzte und reguläre Schaltungsstrukturen	181
5.1	Speicher	181
5.1.1	Schreib-/Lesespeicher	182
5.1.1.1	Statischer Schreib-/Lesespeicher (SRAM)	183
5.1.1.2	Dynamische Schreib-/Lesespeicher (DRAM)	185
5.1.1.3	Vergleich und Einsatz von SRAM und DRAM	188
5.1.2	Festwertspeicher	189
5.1.2.1	ROM	190
5.1.2.2	PROM	191
5.1.2.3	EPROM	191
5.1.2.4	EEPROM	192
5.1.2.5	Flash Speicher	194
5.1.3	Einsatzbereiche der Speicher	195
5.2	Programmierbare Logik	196
5.2.1	PLA und PAL	196
5.2.2	Logic Cell Array (LCA)	199
5.2.3	Field Programmable Interconnect Component (FPIC)	200
5.3	Gate Arrays bzw. Sea-of-Gates	203
A	Homogene, verlustarme Leitungen	205
B	Äquivalenter β-Parameter bei der Verschaltung von MOS-Transistoren	207
C	Flankengesteuerte Flip-Flops aus asynchronen Automaten	213
D	Layout von Leiterplatten	217
	Literaturverzeichnis	223
	Stichwortverzeichnis	227