

Inhaltsverzeichnis

| | |
|---|-----|
| Vorwort zur ersten Auflage | 5 |
| Vorwort zur zweiten Auflage | 6 |
| 1. Einleitung | 11 |
| 1.1 Analoge und digitale Größen | 11 |
| 1.2 Grundbegriffe der Schaltalgebra | 12 |
| 1.3 Übungsaufgaben zu 1 | 18 |
| 2. Die logischen Verknüpfungen | 19 |
| 2.1 Die UND-Verknüpfung, Konjunktion oder Boolesches Produkt (AND) | 19 |
| 2.2 Die ODER-Verknüpfung (OR), Disjunktion oder Boolesche Summe | 23 |
| 2.3 Exklusiv-ODER (Ausschließendes ODER) | 26 |
| 2.4 NOR-Verknüpfung (negiertes OR = NOR) | 29 |
| 2.5 NAND-Verknüpfung (negiertes AND = NAND) | 32 |
| 2.6 Die Verknüpfung zweier Variablen | 35 |
| 2.7 Die Wired-Verknüpfungen | 37 |
| 2.7.1 Die Wired-ODER-Verknüpfung (Parallel-ODER = Phantom-ODER) | 37 |
| 2.7.2 Die Wired-AND-Verknüpfung (Parallel-UND = Phantom-UND) | 37 |
| 2.8 Zusammenstellung der gebräuchlichen Schaltzeichen | 41 |
| 2.9 Aufstellung der Schaltungsgleichung | 41 |
| 2.10 Ermittlung der Funktionstabelle aus der Schaltfunktion | 43 |
| 2.11 Übungsaufgaben zu 2 | 46 |
| 3. Grundgesetze der Schaltalgebra | 47 |
| 3.1 Die Postulate der Schaltalgebra | 47 |
| 3.2 Theoreme mit einer Variablen | 49 |
| 3.3 Theoreme für zwei und mehr Variable | 54 |
| 3.3.1 Die kommutativen Gesetze der Schaltalgebra | 54 |
| 3.3.2 Die assoziativen Gesetze | 55 |
| 3.3.3 Die distributiven Gesetze | 57 |
| 3.3.4 Die Absorptionsgesetze | 61 |
| 3.4 Die Theoreme von De Morgan | 68 |
| 3.5 Zusammenstellung der wichtigsten Gesetze der Schaltalgebra | 72 |
| 3.5.1 Gesetze, die mit der allgemeinen Algebra übereinstimmen | 72 |
| 3.5.2 Gesetze, die in der gewöhnlichen Algebra nicht gültig sind | 73 |
| 3.5.3 Dualitätsprinzip | 73 |
| 3.6 Vorrangregeln | 74 |
| 3.7 Aufbau der wichtigsten Verknüpfungsglieder mit NAND- und NOR-Gliedern | 74 |
| 3.7.1 Aufbau mit NAND-Gliedern | 75 |
| 3.7.2 Aufbau mit NOR-Gliedern | 76 |
| 3.8 Die Normalformen der Schaltalgebra | 78 |
| 3.8.1 Die disjunktive Normalform (DNF) | 78 |
| 3.8.2 Die konjunktive Normalform (KNF) | 79 |
| 3.8.3 Vergleich der disjunktiven mit der konjunktiven Normalform | 80 |
| 3.9 Übungsaufgaben zu 3 | 84 |
| 4. Vereinfachungsverfahren | 85 |
| 4.1 Vereinfachung mit den Theoremen der Schaltalgebra | 85 |
| 4.2 Vereinfachung mit dem Karnaugh-Diagramm | 87 |
| 4.2.1 Das Karnaugh-Diagramm für 2 Variable | 87 |
| 4.2.2 Das Karnaugh-Diagramm für 3 Variable | 91 |
| 4.2.3 Das Karnaugh-Diagramm für 4 Variable | 95 |
| 4.2.4 Karnaugh-Diagramme für mehr als 4 Variable | 100 |

| | | |
|---------|--|-----|
| 4.2.5 | Verwendung des Karnaugh-Diagramms zur Bildung der Verknüpfung von Schaltfunktionen | 101 |
| 4.2.6 | Vereinfachung von Schaltgruppen, bei denen im Karnaugh-Diagramm gleiche Felder belegt sind | 105 |
| 4.3 | Das Vereinfachungsverfahren nach Quine – McCluskey | 107 |
| 4.4 | Übungsaufgaben zu 4 | 113 |
| 5. | Einige wichtige Schaltungen | 114 |
| 5.1 | Einfache Zuordner | 114 |
| 5.2 | Digitaler Vergleicher (Komparator) | 116 |
| 5.3 | Multiplexer | 118 |
| 5.4 | „Zwei- von Drei“-Auswahl | 119 |
| 5.5 | Tristate-Technik | 120 |
| 5.6 | Übungsaufgaben zu 5 | 123 |
| 6. | Für die Digitaltechnik wichtige Zahlensysteme | 124 |
| 6.1 | Das Dualsystem | 124 |
| 6.1.1 | Umwandlung von Dualzahlen in Dezimalzahlen | 124 |
| 6.1.2 | Umwandlung von Dezimalzahlen in Dualzahlen | 126 |
| 6.1.3 | Umwandlung rationaler Dezimalzahlen in Dualzahlen | 127 |
| 6.2 | Das Oktalsystem | 128 |
| 6.2.1 | Umwandlung von Oktalzahlen in Dezimalzahlen | 128 |
| 6.2.2 | Umwandlung von Dezimalzahlen in Oktalzahlen | 128 |
| 6.2.3 | Umwandlung von Dualzahlen in Oktalzahlen | 128 |
| 6.3 | Das Hexadezimalsystem | 128 |
| 6.3.1 | Umwandlung von Hexadezimalzahlen in Dezimalzahlen | 129 |
| 6.3.2 | Umwandlung von Dezimalzahlen in Hexadezimalzahlen | 130 |
| 6.3.3 | Umwandlung von Hexadezimalzahlen in Dualzahlen in Tetradendarstellung | 130 |
| 6.3.4 | Umwandlung von Dualzahlen in Hexadezimalzahlen | 130 |
| 7. | Arithmetik in verschiedenen Zahlensystemen | 132 |
| 7.1 | Arithmetik im Dualsystem | 132 |
| 7.1.1 | Addition im Dualsystem | 132 |
| 7.1.1.1 | Ausführung der dualen Addition mit digitalen Bausteinen | 132 |
| 7.1.2 | Subtraktion im Dualsystem | 137 |
| 7.1.2.1 | Ausführung der Subtraktion mit digitalen Bausteinen | 138 |
| 7.1.2.2 | Umschaltung von Addition zu Subtraktion | 142 |
| 7.1.2.3 | Subtraktion durch Addition des Komplements des Subtrahenden | 144 |
| 7.1.2.4 | Zweierkomplementdarstellung der Dualzahlen | 146 |
| 7.1.2.5 | Rechnen mit mehrfacher Genauigkeit | 152 |
| 7.1.3 | Multiplikation im Dualsystem | 152 |
| 7.1.4 | Division im Dualsystem | 153 |
| 7.2 | Arithmetik im Oktalsystem | 154 |
| 7.2.1 | Addition im Oktalsystem | 154 |
| 7.2.2 | Subtraktion im Oktalsystem | 154 |
| 7.3 | Arithmetik im Hexadezimalsystem | 154 |
| 7.3.1 | Addition im Hexadezimalsystem | 154 |
| 7.3.2 | Subtraktion im Hexadezimalsystem | 156 |
| 7.4 | Die logische Verknüpfung von Dualzahlen | 157 |
| 7.4.1 | UND-Verknüpfung zweier Dualzahlen | 157 |
| 7.4.2 | ODER-Verknüpfung zweier Dualzahlen | 157 |
| 7.4.3 | Exklusiv-ODER (EX-OR) | 157 |
| 7.4.4 | NAND | 157 |
| 7.4.5 | NOR | 157 |

| | |
|--|-----|
| 8. Codierung | 158 |
| 8.1 Die tetradischen Codes | 160 |
| 8.1.1 Der BCD-Code (früher Dualcode genannt) | 160 |
| 8.1.2 Der 3-Excess-Code | 160 |
| 8.1.3 Der Aiken-Code | 161 |
| 8.1.4 Der Gray-Code | 162 |
| 8.1.5 Glixon- und O'Brien-Code (einschrittige-progressive Codes) | 165 |
| 8.2 Codes mit anderen Stellenzahlen auch „m aus n“-Codes genannt | 167 |
| 8.3 Codes für Zahlen und Buchstaben (Alphanumerische Codes) | 168 |
| 8.3.1 Der Hexadezimalcode | 169 |
| 8.3.2 Der Lochkartencode | 170 |
| 8.3.3 Die Lochstreifencodes | 171 |
| 8.3.3.1 8-Spurcode | 172 |
| 8.3.3.2 5-Spurlochstreifencodes | 173 |
| 8.4 Fehlererkennung und Fehlerkorrektur bei der Übertragung digitaler Informationen | 182 |
| 8.4.1 Fehlererkennung | 183 |
| 8.4.1.1 Fehlererkennung durch Pseudoworte | 183 |
| 8.4.1.2 Fehlererkennbare Codes | 184 |
| 8.4.1.3 Fehlererkennung durch Paritätsprüfung (parity-check) | 184 |
| 8.4.1.4 Fehlererkennung durch Prüfzeichen | 185 |
| 8.4.2 Fehlerkorrektur | 186 |
| 8.5 Codewandler | 187 |
| 8.5.1 Codierer | 187 |
| 8.5.2 Decodierer (Decoder) | 189 |
| 8.5.2.1 Decoder für den 2 Bit-Dualcode | 189 |
| 8.5.2.2 Decoder für den BCD-Code in den 1 aus 10-Code | 190 |
| 8.5.3 Codekonverter-Schaltungen | 192 |
| 9. Schaltwerke (Sequentielle Schaltungen – Folgeschaltungen – Flip-Flops) | 196 |
| 9.1 Schaltwerke mit Kontakten | 196 |
| 9.1.1 Schaltungen für dominierendes Löschen | 196 |
| 9.1.2 Schaltung für dominierendes Setzen | 198 |
| 9.2 Kontaktlose Schaltwerke | 201 |
| 9.2.1 Basis-Flip-Flops | 201 |
| 9.2.1.1 Basis-Flip-Flop aus NOR-Gattern (RS-Flip-Flop) | 201 |
| 9.2.1.2 Basis-Flip-Flop mit NAND-Gattern | 205 |
| 9.3 Das getaktete RS-Flip-Flop | 206 |
| 9.4 Das D-Flip-Flop | 207 |
| 9.5 Flip-Flops mit Zwischenspeicherung (Zähl-Flip-Flops) | 209 |
| 9.5.1 Das RS-Master-Slave-Flip-Flop | 209 |
| 9.5.2 Das JK-Master-Slave-Flip-Flop | 210 |
| 9.5.3 Das T-Flip-Flop | 214 |
| 9.6 Zusammenstellung der Schaltfolgetabellen der behandelten FF-Typen | 215 |
| 9.6.1 Flip-Flops mit zwei Eingängen | 215 |
| 9.6.2 Flip-Flops mit einem Eingang | 216 |
| 9.7 Übungsaufgaben zu 9 | 216 |
| 10. Zähler-schaltungen | 217 |
| 10.1 Asynchrone Zähler (seriengesteuerte Zähler) | 217 |
| 10.1.1 Asynchroner Zähler für den Dualcode zum Zählen von 0 bis 3 mit JK bzw. T-FFs | 217 |
| 10.1.2 Aufbau eines asynchronen Rückwärtszählers im Dualcode von 3 bis 0 mit JK-Flip-Flops | 221 |

| | | |
|---------------|--|-----|
| 10.1.3 | Asynchrone Zähler im 8421-Code (BCD-Code) mit JK-MS-FF | 222 |
| 10.2 | Synchronzähler (parallel-gesteuert) | 226 |
| 10.2.1 | Synchronzähler im Dual-Code mit JK-MS-FFs (vorwärts 0–3) | 226 |
| 10.2.2 | Synchronzähler für den Dualcode, rückwärts 3 bis 0 mit JK-FFs | 227 |
| 10.2.3 | Synchronzähler für den BCD-Code (8421) mit JK-MS-FFs | 229 |
| 11. | Frequenzteiler (Untersetzer) | 232 |
| 11.1 | Geradzahlige Teiler | 232 |
| 11.2 | Ungerade Teiler | 232 |
| 11.2.1 | Frequenzteiler 1:3 | 232 |
| 11.2.2 | Frequenzteiler 1:5 | 235 |
| 12. | Register | 240 |
| 12.1 | Schieberegister | 240 |
| 12.1.1 | Schieberegister mit Serieneingang sowie Parallel- und Serieneingang, Schieberichtung rechts | 240 |
| 12.1.2 | Schieberegister mit Paralleleingabe und Serieneingabe (Parallel-Serienumsetzer) | 242 |
| 13. | Halbleiterspeicher | 244 |
| 13.1 | Serielle Speicher | 244 |
| 13.2 | Schreib-Lesespeicher (RAM = Random Access Memory) | 245 |
| 13.2.1 | Zeilen organisierter Schreib-Lesespeicher | 245 |
| 13.2.2 | Bit-orientierter Speicher | 247 |
| 13.2.3 | Statische RAM-Speicherbausteine | 248 |
| 13.2.4 | Dynamische RAMs | 249 |
| 13.3 | Nur-Lese-Speicher (ROM) | 249 |
| 13.3.1 | Maskenprogrammierte Festwertspeicher (ROM) | 250 |
| 13.3.2 | Der anwenderprogrammierbare Speicher PROM nach dem Fusable-Link-Verfahren (Fusable-Link = Sicherungsdraht) | 252 |
| 13.3.3 | Mehrfach programmierbare Speicher | 253 |
| 13.3.3.1 | UV-Licht-löschbare Festwertspeicher (EPROM) | 253 |
| 13.3.3.2 | Elektrisch löschbare Speicher (EEPROM, EAPROM, VEPROM) | 254 |
| 13.3.4 | Programmierbare Logikanordnung (PLA) | 254 |
| 14. | Digital-Analogumsetzer (DAU) | 256 |
| 15. | Analog-Digitalumsetzer (ADU) | 258 |
| 15.1 | ADU nach dem Frequenzverfahren | 258 |
| 15.2 | ADU nach dem Sägezahnverfahren | 259 |
| 16. | Schaltkreissysteme | 261 |
| 16.1 | Diodenlogik | 261 |
| 16.1.1 | ODER-Verknüpfung | 261 |
| 16.1.2 | UND-Verknüpfung | 262 |
| 16.2 | Dioden-Transistor-Logik (DTL) | 263 |
| 16.3 | Transistor-Transistor-Logik (TTL) | 266 |
| 17. | Lösungen zu den Übungsaufgaben | 268 |
| Lösungen zu 1 | | 268 |
| Lösungen zu 2 | | 268 |
| Lösungen zu 3 | | 275 |
| Lösungen zu 4 | | 276 |
| Lösungen zu 5 | | 279 |
| Lösungen zu 9 | | 280 |
| | Literaturnachweise | 283 |
| | Schrifttum | 283 |
| | Stichwortverzeichnis | 284 |