

# Inhaltsverzeichnis

<b>1 Einführung in den Aufbau und die Programmierung eines Mikroprozessorsystems</b>	<b>1</b>
1.1 Informationsdarstellung	2
1.1.1 Informationseinheiten	2
1.1.2 Zahlendarstellung	3
1.1.3 Zeichendarstellung	5
1.1.4 Hexadezimal- und Oktal­darstellung	6
1.2 Einführung in die Hardwarestruktur	7
1.2.1 Hardwarekomponenten eines Mikroprozessorsystems	7
1.2.2 Grundsätzlicher Systemaufbau	8
1.2.3 Mikroprozessor	10
1.2.4 Speicher	16
1.2.5 Ein/Ausgabeeinheit	18
1.3 Einführung in die Assemblerprogrammierung	19
1.3.1 Programmdarstellung	19
1.3.2 Programmübersetzung (Assemblierung)	23
1.3.3 Programmeingabe und Textausgabe	29
1.4 Übungsaufgaben	30
<b>2 Der 16-Bit-Mikroprozessor</b>	<b>31</b>
2.1 Mikroprozessorstruktur	32
2.1.1 Programmiermodell	33
2.1.2 Datentypen, Datenformate und Datenzugriff	36
2.1.3 Erweiterter Adreßraum	39
2.1.4 Befehlsformate und Adressierungsarten	40
2.2 Befehlssatz	45
2.2.1 Datentransportbefehle	47
2.2.2 Arithmetische Befehle	50
2.2.3 Logische Befehle	52
2.2.4 Bitverarbeitende Befehle	53
2.2.5 Schiebe- und Rotationsbefehle	54
2.2.6 Sprungbefehle	55
2.2.7 Stringbefehle	58
2.2.8 Systembefehle	59

2.3 Ausnahmeverarbeitung (exception processing) . . . . .	61
2.3.1 Trap- und Interruptbehandlung . . . . .	61
2.3.2 System- und Normalmodus . . . . .	66
2.4 Übungsaufgaben . . . . .	67
<b>3 Programmierungstechniken . . . . .</b>	<b>69</b>
3.1 Assemblerprogrammierung . . . . .	69
3.1.1 Struktogramm und Flußdiagramm . . . . .	69
3.1.2 Assemblersprache . . . . .	72
3.1.3 Assembleranweisungen . . . . .	75
3.1.4 Feste und verschiebbare Programmblöcke . . . . .	79
3.1.5 Strukturierte Assemblerprogrammierung . . . . .	81
3.1.6 Makrobefehle und bedingte Assemblierung . . . . .	82
3.2 Programmflußsteuerung . . . . .	85
3.2.1 Unbedingter Sprung . . . . .	86
3.2.2 Bedingter Sprung und einfache Verzweigung . . . . .	87
3.2.3 Mehrfachverzweigungen . . . . .	92
3.2.4 Programmschleifen . . . . .	95
3.3 Unterprogrammtechniken . . . . .	98
3.3.1 Unterprogrammanschluß . . . . .	99
3.3.2 Parameterübergabe . . . . .	101
3.3.3 Globale Programm- und Datenzugriffe . . . . .	106
3.3.4 Geschachtelte Unterprogramme . . . . .	107
3.4 Übungsaufgaben . . . . .	110
<b>4 Systemstruktur . . . . .</b>	<b>112</b>
4.1 Systemaufbau . . . . .	112
4.1.1 Ein-Chip- und Einkartensysteme . . . . .	113
4.1.2 Busorientierte Mehrkartensysteme . . . . .	113
4.1.3 Systembus . . . . .	114
4.1.4 Mikroprozessorsignale . . . . .	115
4.2 Adressierung der Systemkomponenten . . . . .	118
4.2.1 Isolierte und speicherbezogene Adressierung . . . . .	118
4.2.2 Karten- und Bausteinwahl . . . . .	119
4.2.3 Wort/Byte-Anwahl . . . . .	122
4.2.4 Speicherverwaltung . . . . .	123
4.2.5 Speicherverwaltungsbausteine . . . . .	123
4.3 Datentransport . . . . .	129
4.3.1 Busankopplung . . . . .	129
4.3.2 Datentransportsteuerung . . . . .	130
4.4 Interruptsystem . . . . .	133
4.4.1 Interruptbehandlung bei codierten Anforderungen . . . . .	133

4.4.2	Interruptbehandlung bei uncodierten Anforderungen	137
4.4.3	Systemsteuersignale	144
4.5	Bus-Arbitration	145
4.5.1	Lokale Bus-Arbitration	146
4.5.2	Globale Bus-Arbitration	151
4:6	Übungsaufgaben	155
<b>5</b>	<b>Ein/Ausgabeorganisation</b>	<b>158</b>
5.1	Ein/Ausgabesteuerung durch den Mikroprozessor	159
5.1.1	Synchronisation durch Busy-Waiting	160
5.1.2	Synchronisation durch Programmunterbrechung	161
5.1.3	Synchronisation durch Handshaking	161
5.1.4	Gleichzeitige Bearbeitung mehrerer Ein/Ausgabevorgänge	164
5.2	Datenübertragungssysteme und Datenfernübertragung	166
5.2.1	Datenübertragungsarten	167
5.2.2	Datenfernübertragung	168
5.2.3	Datensicherung	171
5.3	Parallele Datenübertragung	173
5.3.1	Datenformate	173
5.3.2	Parallel-Interface-Baustein	173
5.4	Asynchron serielle Datenübertragung	179
5.4.1	Übertragungsprotokoll	180
5.4.2	Datenformate	180
5.4.3	Bit- und Zeichensynchronisation	181
5.4.4	Asynchron serieller Interface-Baustein	181
5.5	Synchron serielle Datenübertragung	187
5.5.1	Bit- und Zeichensynchronisation	188
5.5.2	Übertragungsprotokolle	189
5.5.3	Protokollebenen	192
5.5.4	Synchron serieller Interface-Baustein	194
5.6	Übungsaufgaben	196
<b>6</b>	<b>Ein/Ausgabe-Controller und Ein/Ausgabe-Computer</b>	<b>199</b>
6.1	Ein/Ausgabe mit Direktspeicherzugriff	199
6.1.1	Zugriffsarten	200
6.1.2	DMA-Controller-Baustein	201
6.2	Ein/Ausgabe-Computer	207
6.2.1	Mehrrechnersystem mit Ein/Ausgabe-Computer	208
6.2.2	Struktur des Ein/Ausgabe-Computers	209

6.3 Controller-Bausteine für spezielle Funktionen . . . . .	214
6.3.1 Floppy-Disk . . . . .	214
6.3.2 Floppy-Disk-Controller-Baustein . . . . .	216
6.3.3 Bildschirmterminal . . . . .	219
6.3.4 CRT-Controller-Baustein . . . . .	222
6.4 Übungsaufgaben . . . . .	222
<b>7 16-Bit-Mikroprozessoren der Firmen Motorola, Zilog und Intel</b>	<b>226</b>
7.1 Motorola MC68000 . . . . .	226
7.1.1 Programmiermodell . . . . .	226
7.1.2 Datenformate . . . . .	228
7.1.3 Adressierungsarten . . . . .	228
7.1.4 Befehlsformate und Befehlssatz . . . . .	229
7.1.5 Trap- und Interruptsystem . . . . .	232
7.1.6 Prozessorsignale . . . . .	233
7.1.7 Nachfolger des MC68000 . . . . .	235
7.2 Zilog Z8000 . . . . .	236
7.2.1 Programmiermodell . . . . .	237
7.2.2 Datenformate . . . . .	239
7.2.3 Adressierungsarten . . . . .	239
7.2.4 Befehlsformate und Befehlssatz . . . . .	240
7.2.5 Trap- und Interruptsystem . . . . .	243
7.2.6 Prozessorsignale . . . . .	245
7.2.7 Nachfolger des Z8001 und Z8002 . . . . .	246
7.3 Intel 8086 . . . . .	247
7.3.1 Programmiermodell . . . . .	247
7.3.2 Datenformate . . . . .	249
7.3.3 Adressierungsarten . . . . .	249
7.3.4 Befehlsformate und Befehlssatz . . . . .	250
7.3.5 Trap- und Interruptsystem . . . . .	252
7.3.6 Prozessorsignale . . . . .	254
7.3.7 Nachfolger des 8086 . . . . .	255
<b>8 Lösungen der Übungsaufgaben . . . . .</b>	<b>257</b>
<b>Literaturverzeichnis . . . . .</b>	<b>277</b>
<b>Sachverzeichnis . . . . .</b>	<b>281</b>