

# Inhaltsverzeichnis

<b>1 Einleitung</b>	1
1.1 Leistungsproblematik heutiger Rechnersysteme	1
1.2 Die Entwurfskriterien der Rechnerarchitekturen	3
1.3 Wichtige Begriffe zu Rechnerarchitekturen	5
1.4 Klassifikation von Rechnerarchitekturen	6
1.4.1 Klassifikation nach Operationsprinzip	6
1.4.2 Klassifikation nach Hardware-Betriebsmitteln	7
<b>2 Rechenwerk</b>	8
2.1 Zahlendarstellungen	8
2.1.1 Vorzeichenlose ganze Dualzahlen	8
2.1.2 Vorzeichenbehaftete ganze Zahlen	8
2.1.3 Binär codierte Dezimalzahlen (BCD-Zahlen)	11
2.1.4 Gleitkommazahlen	12
2.2 Addierwerke	13
2.2.1 Halbaddierer, Volladdierer	13
2.2.2 Parallel-Addierer für Dualzahlen	16
2.2.3 Der serielle Dualaddierer	18
2.3 Subtraktion	19
2.3.1 Der Volladdierer/Subtrahierer	19
2.3.2 Parallel-Addier-Subtrahierschaltung	20
2.4 Vergleichswerke	20
2.4.1 Parallelvergleich	21
2.5 Logische Befehle	23
2.6 Ein vollständiger Rechenbaustein	23
2.7 Multiplizierwerke	24
2.7.1 Duale Parallelmultiplikation	25
2.7.2 Duale Serienmultiplikation	25
2.7.3 Tabellenmultiplikation	27
2.8 Division	30
2.8.1 Wiederherstelltechnik	30
2.8.2 Nicht-Wiederherstelltechnik	31
2.9 Gleitkomma-Rechenwerke	32
2.9.1 Addition und Subtraktion	33
2.9.2 Multiplikation und Division	34

<b>3 Speicher</b>	36
3.1 Zuverlässigkeit	36
3.1.1 Einfache Paritätsprüfung	37
3.1.2 Fehlerkorrigierende Methoden	39
3.2 Halbleiterspeicher	44
3.2.1 Die Schreib-Lese-Halbleiterspeicher mit Flip-Flop-Elementen (Statische RAM)	45
3.2.2 Die Schreib-Lese-Halbleiterspeicher mit Kondensator- Elementen (Dynamische RAM)	49
3.2.3 Die Festwert-Halbleiterspeicher	51
3.2.3.1 Die vom Hersteller programmierten Festwertspeicher (ROM)	52
3.2.3.2 Die vom Anwender einmal programmierbaren Festwertspeicher (PROM)	53
3.2.3.3. Die löschbaren Festwertspeicher (EPROM und EEPROM)	54
3.2.4 Ein vollständiger Speicher	56
3.2.5 Assoziativspeicher	57
3.3 Die magnetomotorischen Speicher	61
3.3.1 Aufzeichnungsverfahren	61
3.3.2 Datensicherungsverfahren	66
3.3.3 Plattenspeicher	67
3.3.4 Diskettenspeicher	69
3.3.5 Bandspeicher	70
3.4 Optischer Speicher	70
3.5 Speicherorganisation, Speicherverwaltung	70
3.5.1 Seitenadressierung	70
3.5.2 Cache-Speicher	72
3.5.3 Mapping	75
3.5.4 Virtuelle Speicher	76
3.5.5 Segmentierung	77
<b>4 Steuerwerk</b>	79
4.1 Befehle und Programmstatus	80
4.2 Grundsätzliche Arbeitsweise des fundamentalen Systems	83
4.3 Adressierungsarten	88
4.4 Operationssteuerung	89
4.5 Programmunterbrechung (Interrupts)	93
<b>5 Busse, Eingabe, Ausgabe</b>	100
5.1 Interne Busstrukturen	100
5.2 Eingabe und Ausgabe	108
5.2.1 Adressierung der angeschlossenen Einheiten	108
5.2.2 Die Datenübertragung	109
5.2.3 Programmunterbrechungen	112
5.2.4 Kommunikationstechniken	116
5.2.5 Parallele und serielle Anschlüsse	119
5.2.6 Bussteuerung	122
5.2.7 Der Unibus	122

<b>6 Die von-Neumann-Architektur</b> .....	125
6.1 Die physikalischen Strukturen .....	125
6.2 Das Operationsprinzip .....	128
6.3 Die Mindestausstattung eines von-Neumann-Zentralprozessors und ihre Erweiterung .....	129
6.4 Programmstrukturen und ihre Auswirkungen auf die Prozessorarchitektur .....	131
6.5 Das IBM-System/370 .....	136
<b>7 Nichtsequentielle Rechnerarchitekturen</b> .....	138
7.1 Klassifikation von nichtsequentiellen Rechnerarchitekturen .....	138
7.2 Struktur parallel verarbeitender Rechner .....	145
7.2.1 Fließbandprozessoren (Pipeline-Prozessoren) .....	145
7.2.2 Feldrechner .....	149
7.2.3 Multiprozessoren .....	153
7.2.3.1 Verteilte Systeme .....	155
7.2.3.2 Datenfluß-Prozessoren .....	157
7.3 Einige Beispiele innovativer Architekturen .....	159
7.3.1 RISC-Architektur .....	159
7.3.2 CDC-Techner CYBER 170 .....	162
7.3.3 CRAY-Computer .....	163
7.3.4 Distributed Array-Prozessor (DAP) .....	167
7.3.5 Die MIMD-Architekturen der Carnegie Mellon Universität .....	169
7.3.5.1 Der Multi-Miniprozessor C.mmp .....	169
7.3.5.2 Der modulare Multi-Mikroprozessor Cm* .....	171
7.3.6 Fehlertolerante Systeme .....	172
7.3.6.1 Transaktionsorientierte fehlertolerante Systeme .....	173
7.3.6.2 Das fehlertolerante System Tandem-NonStop-Rechner .....	173
7.3.6.3 Fehlertolerante VLSI-Architekturen .....	175
7.3.7 Transputer .....	177
7.3.8 SIMD/MIMD-Architektur .....	180
7.3.9 Signalprozessoren .....	184
7.4 Programmiersprachen für parallele Prozesse .....	186
<b>8 Verbindungsnetzwerke</b> .....	188
8.1 Statische Verbindungsnetzwerke .....	189
8.2 Dynamische Verbindungsnetzwerke .....	193
8.3 Verteilte Systeme .....	195
8.3.1 Lokale Netze .....	197
<b>Literaturverzeichnis</b> .....	199
<b>Sachwortverzeichnis</b> .....	204