

# Inhaltsverzeichnis

<b>1 Einleitung</b> . . . . .	1
1.1 Aufgaben . . . . .	3
Literatur . . . . .	4
<b>2 Herstellung von Siliziumscheiben</b> . . . . .	5
2.1 Silizium als Basismaterial . . . . .	5
2.2 Herstellung und Reinigung des Rohmaterials . . . . .	7
2.2.1 Herstellung von technischem Silizium . . . . .	7
2.2.2 Chemische Reinigung des technischen Siliziums . . . . .	8
2.2.3 Zonenreinigung . . . . .	9
2.3 Herstellung von Einkristallen. . . . .	10
2.3.1 Die Kristallstruktur . . . . .	11
2.3.2 Kristallziehverfahren nach Czochralski . . . . .	12
2.3.3 Tiegelfreies Zonenziehen . . . . .	14
2.3.4 Kristallfehler . . . . .	15
2.4 Kristallbearbeitung. . . . .	16
2.4.1 Sägen . . . . .	16
2.4.2 Oberflächenbehandlung . . . . .	17
2.5 Aufgaben zur Scheibenherstellung . . . . .	20
Literatur . . . . .	20
<b>3 Oxidation des Siliziums</b> . . . . .	21
3.1 Die thermische Oxidation von Silizium. . . . .	22
3.1.1 Trockene Oxidation . . . . .	23
3.1.2 Nasse Oxidation . . . . .	23
3.1.3 $H_2O_2$ -Verbrennung . . . . .	25
3.2 Modellierung der Oxidation. . . . .	25
3.3 Die Grenzfläche $SiO_2/Silizium$ . . . . .	26
3.4 Segregation . . . . .	28

3.5	Abscheideverfahren für Oxid.....	29
3.5.1	Die Silan-Pyrolyse.....	29
3.5.2	Die TEOS-Oxidabscheidung.....	30
3.6	Aufgaben zur Oxidation des Siliziums .....	30
Literatur.....		31
<b>4</b>	<b>Lithografie .....</b>	<b>33</b>
4.1	Maskentechnik .....	34
4.1.1	Pattern-Generator und Step- und Repeat-Belichtung .....	35
4.1.2	Direktschreiben der Maske mit dem Elektronenstrahl.....	35
4.1.3	Maskentechniken für höchste Auflösungen .....	36
4.2	Belackung .....	37
4.2.1	Aufbau der Fotolacke.....	37
4.2.2	Aufbringen der Lackschichten.....	37
4.3	Belichtungsverfahren .....	39
4.3.1	Optische Lithografie (Fotolithografie).....	39
4.3.2	Elektronenstrahl-Lithografie .....	47
4.3.3	Röntgenstrahl-Lithografie .....	49
4.3.4	Weitere Verfahren zur Strukturierung .....	50
4.4	Lackbearbeitung.....	53
4.4.1	Entwickeln und Härt(en) des Lackes .....	53
4.4.2	Linienweitenkontrolle .....	54
4.4.3	Ablösen der Lackmaske.....	56
4.5	Aufgaben zur Lithografietechnik .....	56
Literatur.....		57
<b>5</b>	<b>Ätztechnik .....</b>	<b>59</b>
5.1	Nasschemisches Ätzen .....	60
5.1.1	Tauchätzung .....	60
5.1.2	Sprühätzung .....	61
5.1.3	Ätzlösungen für die nasschemische Strukturierung.....	61
5.2	Trockenätzen .....	64
5.2.1	Plasmaätzen (PE) .....	65
5.2.2	Reaktives Ionenätzen (RIE).....	67
5.2.3	Ionenstrahlätzen .....	72
5.2.4	Trockenätzverfahren für hohe Ätzraten .....	73
5.2.5	Atomic Layer Etching (ALE) .....	74
5.3	Endpunkt detektion .....	75
5.3.1	Visuelle Kontrolle .....	76
5.3.2	Ellipsometrie .....	76
5.3.3	Optische Spektroskopie .....	76

5.3.4 Interferometrie .....	77
5.3.5 Massenspektrometrie .....	77
5.4 Aufgaben zur Ätztechnik .....	78
Literatur .....	79
<b>6 Dotiertechniken .....</b>	<b>81</b>
6.1 Legierung .....	82
6.2 Diffusion .....	84
6.2.1 Fick'sche Gesetze .....	85
6.2.2 Diffusionsverfahren .....	88
6.2.3 Ablauf des Diffusionsprozesses .....	90
6.2.4 Grenzen der Diffusionstechnik .....	91
6.3 Ionenimplantation .....	92
6.3.1 Reichweite implantierter Ionen .....	92
6.3.2 Channeling .....	94
6.3.3 Aktivierung der Dotierstoffe .....	94
6.3.4 Technische Ausführung der Ionenimplantation .....	98
6.3.5 Charakteristiken der Implantation .....	101
6.4 Aufgaben zu den Dotiertechniken .....	101
Literatur .....	102
<b>7 Depositionsverfahren .....</b>	<b>105</b>
7.1 Chemische Depositionsverfahren .....	105
7.1.1 Die Silizium-Gasphasenepitaxie .....	105
7.1.2 Die CVD-Verfahren zur Schichtdeposition .....	108
7.1.3 Atomic Layer Deposition (ALD) .....	113
7.2 Physikalische Depositionsverfahren .....	116
7.2.1 Molekularstrahlepitaxie (MBE) .....	116
7.2.2 Aufdampfen .....	117
7.2.3 Kathodenzerstäubung (Sputtern) .....	118
7.3 Aufgaben zu den Abscheidetechniken .....	122
Literatur .....	122
<b>8 Metallisierung und Kontakte .....</b>	<b>123</b>
8.1 Der Metall-Halbleiter-Kontakt .....	124
8.2 Mehrlagenverdrahtung .....	127
8.2.1 Planarisierungstechniken .....	128
8.2.2 Auffüllen von Kontaktöffnungen .....	132
8.3 Zuverlässigkeit der Aluminium-Metallisierung .....	133
8.4 Kupfermetallisierung .....	135
8.5 Aufgaben zur Metallisierung .....	138
Literatur .....	139

<b>9 Scheibenreinigung</b>	141
9.1 Verunreinigungen und ihre Auswirkungen	142
9.1.1 Mikroskopische Verunreinigungen	143
9.1.2 Molekulare Verunreinigungen	143
9.1.3 Alkalische und atomare Verunreinigungen	144
9.2 Reinigungstechniken	145
9.3 Ätzlösungen zur Scheibenreinigung	146
9.4 Beispiel einer Reinigungssequenz	147
9.5 Aufgaben zur Scheibenreinigung	149
Literatur	149
<b>10 MOS-Technologien zur Schaltungsintegration</b>	151
10.1 Einkanal MOS-Techniken	152
10.1.1 Der PMOS Aluminium-Gate-Prozess	152
10.1.2 Die n-Kanal Aluminium-Gate MOS-Technik	154
10.1.3 Die n-Kanal Silizium-Gate MOS-Technologie	157
10.2 Der n-Wannen Silizium-Gate CMOS-Prozess	159
10.2.1 Schaltungselemente der CMOS-Technik	167
10.2.2 Latchup-Effekt	169
10.3 Funktionstest und Parametererfassung	172
10.4 Aufgaben zur MOS-Technik	174
Literatur	175
<b>11 Erweiterungen zur Höchstintegration</b>	177
11.1 Lokale Oxidation von Silizium (LOCOS)	177
11.1.1 Die einfache Lokale Oxidation von Silizium	178
11.1.2 SPOT-Technik zur Lokalen Oxidation	180
11.1.3 Die SILO-Technik	181
11.1.4 Poly-buffered LOCOS	182
11.1.5 Die SWAMI-LOCOS-Technik	183
11.1.6 Graben-Isolation	186
11.2 MOS-Transistoren für die Höchstintegration	187
11.2.1 Durchbruchmechanismen in MOS-Transistoren	188
11.2.2 Die Spacer-Technik zur Dotierungsoptimierung	191
11.2.3 Selbstjustierende Kontakte	195
11.3 SOI-Techniken	199
11.3.1 SOI-Substrate	199
11.3.2 Prozessführung in der SOI-Technik	205
11.4 Transistoren mit Nanometer-Abmessungen	207
11.4.1 Voraussetzungen für die weitere Skalierung	207
11.4.2 Analyse von n-Kanal Feldeffekttransistoren im Nanometermaßstab	209

11.4.3 Der FINFET in SOI-Technik . . . . .	211
11.4.4 FINFET im Substrat . . . . .	212
11.5 Aufgaben zur Höchstintegrationstechnik . . . . .	213
Literatur . . . . .	214
<b>12 Bipolar-Technologie . . . . .</b>	<b>215</b>
12.1 Die Standard-Buried-Collector Technik . . . . .	216
12.2 Fortgeschrittene SBC-Technik . . . . .	218
12.3 Bipolarprozess mit selbstjustiertem Emitter . . . . .	219
12.4 BiCMOS-Techniken . . . . .	222
12.5 Aufgaben zur Bipolartechnologie . . . . .	224
Literatur . . . . .	224
<b>13 Montage integrierter Schaltungen . . . . .</b>	<b>225</b>
13.1 Vorbereitung der Scheiben zur Montage . . . . .	225
13.1.1 Verringerung der Scheibendicke . . . . .	226
13.1.2 Rückseitenmetallisierung . . . . .	226
13.1.3 Trennen der Chips . . . . .	227
13.2 Schaltungsmontage . . . . .	229
13.2.1 Substrate/Systemträger . . . . .	229
13.2.2 Befestigungstechniken . . . . .	232
13.3 Kontaktierverfahren . . . . .	233
13.3.1 Einzeldraht-Kontaktierung (Bonding) . . . . .	234
13.3.2 Komplettkontakteierung . . . . .	238
13.4 Endbearbeitung der Substrate . . . . .	243
13.5 Aufgaben zur Chipmontage . . . . .	244
Literatur . . . . .	245
<b>Anhänge . . . . .</b>	<b>247</b>
<b>Abkürzungen . . . . .</b>	<b>265</b>
<b>Literatur zu den Anhängen . . . . .</b>	<b>267</b>
<b>Stichwortverzeichnis . . . . .</b>	<b>269</b>