

Inhalt

Kapitel 1 Speicher	1
1.1 Halbleiterspeicher	1
1.1.1 RAM	3
1.1.1.1 Statische RAMs	3
1.1.1.2 Dynamische RAMs	7
1.1.2 ROM	11
1.1.3 PROM	12
1.1.4 EPROM	13
1.1.5 EEPROM	16
1.1.6 NOVRAM	17
1.2 Magnetische Speicher	18
1.2.1 Magnetband	18
1.2.2 Floppy-Disk	19
1.2.2.1 Aufzeichnungsverfahren	21
1.2.2.2 Floppy-Controller	23
1.2.3 Harddisk	24
1.2.3.1 Schnittstellen	26
1.2.3.2 Aufzeichnungsverfahren	28
1.3 Optische Speicher	30
1.3.1 CD-ROM	31
1.3.2 Magneto-Optische Platten	32
1.4 Fehlerkorrektur	34
Kapitel 2 Mikroprozessoren	37
2.1 Zentrale Recheneinheit - CPU	37
2.1.1 Der interne Aufbau eines Mikroprozessor	38
2.1.1.1 Die Arithmetisch-Logische Einheit	39

2.1.1.2	Die Register	40
2.1.1.3	Die Kontrolleinheit	41
2.1.2	Befehlssatz	42
2.1.2.1	Befehlstypen	43
2.1.2.2	Adressierung	45
2.1.3	Der Mikroprozessor Z80	46
2.1.3.1	Pin-Belegung	47
2.1.3.2	Registerstruktur	52
2.1.3.3	Befehlssatz	54
2.1.3.4	Interruptverarbeitung	101
2.2	Aufbau eines Minimalsystems	102
2.2.1	CPU und Speicher	103
2.2.2	Taktoszillator	106
2.2.3	Resetsteuerung	107
2.2.4	Input/Output	110
2.2.5	Bussteuerung	112
2.3	Programmierung eines Mikrocomputers	115
2.3.1	Software-Entwicklung	115
2.3.1.1	Entwurfsmethoden	116
2.3.1.2	Programm-Dokumentation	117
2.3.1.3	Sprachen	122
2.3.1.4	Der Ablauf einer Programmentwicklung	125
2.3.2	Datenstrukturen	127
2.3.2.1	LIFO oder Stack	127
2.3.2.2	FIFO	129
2.3.3	Programmstrukturen	134
2.3.3.1	Bedingte Verzweigungen	135
2.3.3.2	Schleifen	138
2.3.3.3	Unterprogramme	140
2.3.3.4	Reentrante Unterprogramme	148
Kapitel 3	Periphere Bausteine	149
3.1	Programmierbare Zähler	149
3.1.1	Z80-CTC (Z8430, MK3882)	150
3.1.1.1	Anschlüsse des CTC	151
3.1.1.2	Programmierung des CTC	157
3.2	Serielle Schnittstelle	162

3.2.1	Protokoll	163
3.2.2	RS-232-Standard und Verkabelungsbeispiele	165
3.2.3	Z80-DART (Z8470)	166
3.2.3.1	Anschlüsse des DART	167
3.2.3.2	Programmierung des DART	173
3.3	Parallele Schnittstelle	182
3.3.1	16-Bit-Parallelschnittstelle mit Registern	182
3.3.2	Z80-PIO (Z8420)	185
3.3.2.1	Anschlüsse des Z80-PIO	185
3.3.2.2	Programmierung des PIO	191
3.3.3	Centronics-Schnittstelle	193
3.3.4	IEEE-488-Bus	196
3.4	Multifunktionelle Bausteine	200
Kapitel 4 Experimente		201
4.1	Beschreibung der Platinen	201
4.1.1	Beschreibung der Platine uP1	201
4.1.2	Beschreibung der Platine SERPAR	207
4.1.3	Beschreibung der Platine 7SGDSP	212
4.1.4	Beschreibung der Platine ADAC12	216
4.2	Experimente zum Einstieg	224
4.2.1	8fach-Inverter	225
4.2.2	RAM-Test	226
4.2.3	Lauflicht	229
4.2.4	Zähler mit einstellbarer Geschwindigkeit	231
4.2.5	Emulation von Gattern	231
4.3	Experimente mit I/O-Bausteinen	233
4.3.1	Experimente mit Z80-CTC	233
4.3.1.1	Stoppuhr	236
4.3.1.2	Frequenzmeßgerät	239
4.3.2	Experimente mit Z80-DART	241
4.3.2.1	Serielle Ausgabe von Zeichen bei unterschiedlichem Protokoll	248
4.3.2.2	Empfang von Zeichen auf der seriellen Leitung	251
4.3.2.3	Umsetzung des Protokolls einer seriellen Schnittstelle	253
4.3.3	Experimente mit Z80-PIO	256

4.3.3.1	Ansteuerung einer Tastatur mit 16 Tasten	256
4.3.3.2	Aufbau einer Centronics-Schnittstelle	259
4.4	Aufbau einfacher mikroprozessorgesteuerter Geräte	262
4.4.1	Sinusgenerator, Version A	262
4.4.2	Sinusgenerator, Version B	267
4.4.3	Parallel ablaufende Programme: Sinusgenerator und Lauflicht	270
4.4.4	Programmierbarer Funktionsgenerator	272
4.4.5	Digitalvoltmeter	280
Anhang A Literatur		287
Anhang B Layouts der verwendeten Platinen		289
B.1	Platine uP1	289
B.2	Platine SERPAR	293
B.3	Platine 7SGDSP	296
B.4	Platine ADAC12	297
Anhang C Source-Listing des Monitor-Programms MINISYS.ASM		301
Anhang D Häufig verwendete Akronyme		329
Anhang E Anschlußbelegungen wichtiger integrierter Schaltungen		335
E.1	Speicher	335
E.2	Mikroprozessoren	337
E.3	Peripherie	338
Anhang F Der Z80-Befehlssatz		341
Stichwortverzeichnis		351