

Inhalt

Eingeladener Vortrag

- The Network Computer and its Future** 11
R. W. Brodersen, University of California, Berkeley, CA, USA

Eingeladener Vortrag

- Core Testing The Bigger Picture** 17
T. W. Williams, IBM, Boulder, CO, USA

Systementwurf

- High-Level Synthese in der Videosignalverarbeitung** 19
M. Winzker, H. Gellersen, T. Gießelmann, T. Ledworuski, M. Schulz;
Philips Semiconductors, Hamburg

- Ein Verfahren zur Mehrfachnutzung von Ressourcen durch unabhängige Prozesse in der High-Level Synthese** 25
C. Jäschke, R. Laur; Universität Bremen

- Ein Framework für die Entwicklung und Simulation zukünftiger Bordnetzarchitekturen in der Automobilindustrie** 31
T. Drabe (1), W. van Almsick (1), J. Richter (1), A. Lübke (2);
(1) SICAN, Hannover; (2) Volkswagen AG, Wolfsburg

- Modulgenerierung als Methode der Wiederverwendung** 37
S. Riedel, D. Müller; TU Chemnitz

Mixed Signal

- Simulation von Mixed-Signal-Systemen in Standard-VHDL** 45
H. Grätz (1), W.-J. Fischer (2);
(1) FhG IMS, Dresden; (2) TU Dresden

Sigma-Delta-Modulator 3. Ordnung mit gehoppten Differenzpfad-SC-Integratoren . . .	51
S.-B. Park (1), D. Hammerschmidt (1), R. Kokozinski (1), F. Wieland (1), M. Andersch (1), L. Dathe (2), W. Brockherde (1), B.J. Hosticka (1); (1) FhG IMS, Duisburg; (2) FhG IMS, Dresden	
Selbstkalibrierende Sigma-Delta-Umsetzer mit Multibit-Rückführung	55
H. Hauer, S. Mödl; FhG IIS, Erlangen	
Ein Operationsverstärker in Epi-CMOS-Technologie für Temperaturen bis 250°C	61
J. Ackermann, J. Stemmer, D. Uffmann, J. Aderhold; Universität Hannover	
Eingeladener Vortrag	
System-on-Chip - Ein Problem ohne Ende?	67
H. v. Sychowski; Fujitsu, Dreieich-Buchsschlag	
 Schaltungstechnik / FPGA	
Emulation von Bildverarbeitungsalgorithmen am Beispiel der Diskreten Cosinus Transformation	71
H. Kropp, C. Reuter, M. Wiege, P. Pirsch; Universität Hannover	
Eine neue Methode zur Fehleremulation	77
R. Sedaghat; Universität Hannover	
Implementierung von Pipeline-Multiplizierern auf Xilinx FPGAs	83
T. T. Do, H. Kropp, M. Schwiegershausen, P. Pirsch; Universität Hannover	
 Embedded Memory	
Embedded DRAMs und ihre Anwendung	89
J. Schönfeld; Siemens, München	
Entwicklung einer 0,8 µm CMOS-nvSRAM Technologie mit SNOS Speicherzelle	95
K.-H. Stegemann, A. Bemann, A. Freigofas, B. Gerth, C. Beyer; ZMD, Dresden	
Integration einer Single-Poly-EEPROM-Zelle in eine 0,8 µm CMOS-Technologie	101
H.-J. Thees, K.-H. Stegemann, T. de Paly, U. Köbe; ZMD, Dresden	
 Schaltungstechnik / Kommunikation	
Makrozellen für serielle Gbit/s Schnittstellen in 0,35 µm CMOS	107
H. Preisach; Alcatel SEL, Stuttgart	
2.4 Gbit/s CML I/Os mit integrierten Leitungsabschlüssen realisiert in einer 0.5 µm BICMOS Technology	113
H. Conrad; Alcatel Telecom, Stuttgart	

Implementierung eines Link Layer Control ICs für den IEEE1394 Standard	117
K. Gaedke, T. Heighway, S. Schweidler, A. Kluge, T. Brune, M. Drexler, H.-H. Hake, D. Haupt, H. Schütze, W. Keesen; Thomson-Brand, Hannover	
Funknetzwerk für die Heim- und Gebäudeautomatisierung	123
F. Mayer; FhG IIS, Erlangen	
Mobiles Intranet Terminal mit DECT-Datenübertragung	129
J. Hupp; FhG IIS, Erlangen	
Autonome EKG-Elektrode zur kabellosen Patientenüberwachung	137
B. Fuchs (1,2), S. Vogel (1), D. Schröder (1), R. Paul (1), U. Rückert (3), M. Besson, G. von Czettritz (4); (1) TU Hamburg Harburg; (2) Schwarzer GmbH, München; (3) Universität Paderborn; (4) Kinder- und Poliklinik der TU München	
1 Bit Sigma-Delta Modulator mit nichtlinearer Quantisierung für μ-law Kodierung	141
D. Weiler (1), P.A. Nielsen (2), D. Hammerschmidt (1), O. Machul (1), B.J. Hosticka (1); (1) FhG IMS, Duisburg; (2) TU Denmark	
 Halbleitertechnologie I	
CMOS-kompatible organische Leuchtdioden	147
L. M. H. Heinrich (1), T. Vieregge (1), U. Hilleringmann (1), K. F. Goser (1), A. Holmes (2), D.-H. Hwang (2), R. Stern (3), U. Scherf (4); (1) Universität Dortmund; (2) Chemical Lab., Cambridge University; (3) Hoechst AG, Frankfurt; (4) Max-Planck-Institut für Polymerforschung, Mainz	
Eine geeignete Schaltungstechnologie für einen 3D-SOI-Prozeß mit T-Gate Transistoren	153
M. Bühler, B. Stöhr, U.G. Baitinger; Universität Stuttgart; A. Gerstlauer; University of California, Irvine, USA	
Schnelle thermische Niederdruckoxidation	159
A.J. Bauer; FhG IIS, Erlangen	
Neuronale Modellbildung und Temperaturregelung eines Vertikalofens für die Halbleiterfertigung	165
N. Benesch, U. Hofmann, C. Schneider, H. Ryssel; FhG IIS, Erlangen	
Strukturierung von Diamantschichten als Halbleitermaterial für die Mikrosystemtechnik	171
U. Hilleringmann; Universität Dortmund	
Periodische Leitwertschwankungen in Sub-100nm MOS-Transistoren	177
G. Wirth (1), U. Hilleringmann (2), J.T. Horstmann (2), K. Goser (2); (1) Uni Rio Grande do Sul (UFRGS), Brasilien; (2) Universität Dortmund	

Eingeladene Vorträge

Beyond CMOS:- Si Heteroepitaxy and Nanoelectronics for the Superchip of the Future	183
D. J. Paul; University of Cambridge, England, UK	
Technology Trends for Silicon Based Integrated Circuits	201
W. Beinvoogl; Siemens, München	
Schaltungstechnik / Digitale Signalverarbeitung	
Flächenreduzierte CORDIC-Architekturen	203
S. Dolling, A. Wassatsch, D. Timmermann; Universität Rostock	
Eine großflächig integrierte Schaltung mit 9 Videosignalprozessoren auf 16,6 cm²	209
J. Otterstedt (1), D. Niggemeyer (1), M. Kuboschek (1), J. Castagne (2), J. Mucha (1); (1) Universität Hannover; (2) Philips Semiconductors, Hamburg	
Testing Mixed Signal Components (ADC and DAC) on MCMs	217
F. Xu (1), U. Jorczyk (2); (1) SICAN, Hannover; (2) Siemens, Düsseldorf	

Halbleitertechnologie II

Zuverlässigkeit von mittels RIE und CMP gefertigter sub-μm-Kupferleitbahnen	223
J.-O. Weidner (1), W. Hasse (1), S.E. Schulz (2), M. Markert (2), S. Riedel (2), M. Plötner (3), C. Wenzel (3), S. Stavreva (3); (1) Universität Hannover; (2) TU Chemnitz; (3) TU Dresden	
Elektronische Charakterisierung diamantartiger Hartkohlenstoffschichten für Anwendungen in der integrierten chemischen Sensorik	229
F. Schitthelm, K.-S. Röver, R. Ferretti; Universität Hannover	
Digitale Standardzellenbibliothek in Epi-CMOS-Technologie für Temperaturen bis 250°C	235
J. Stemmer, J. Ackermann, D. Uffmann, J. Aderhold; Universität Hannover	

Multimedia

Eingeladener Vortrag:	
Multimedia-Prozessoren - eine eigene Klasse	241
U. Ramacher; Siemens, München	
Eingeladener Vortrag:	
Multimediaimplementierungen mit Standardprozessoren	251
U. Schwiigelshohn; Universität Dortmund	
HiPAR-DSP: Ein paralleler VLW RISC-Prozessor für die Echtzeit-Bildverarbeitung	257
W. Hinrichs, J.P. Wittenburg, M. Ohmacht, J. Kneip, P. Pirsch; Universität Hannover	

Low Power

- Power Management for Self-Timed CMOS Circuits Using the Half-Full Flag of an Asynchronous FIFO** 263
T. Schumann, H. Klar; TU Berlin
- Eine Silicon-on-Insulator Sea-of-Gates Architektur für Low Power Anwendungen** 269
B. Stöhr, M. Bühler, S. Weberruß, U.G. Baitinger; Universität Stuttgart
- 150 MS/s, 3.3 V, 5 Bit CMOS Parallel Analog Digital Umsetzer mit niedriger Verlustleistung** 275
Thomas Dessel (1), Franz Kuttner (2), Claus Kropf (2), Manfred Haas (2);
(1) FhG IIS, Erlangen; (2) Siemens Entwicklungszentrum für Mikroelektronik, Österreich

Eingeladener Vortrag

- Cell meets Silicon - biomedizinische Sensorik mit hybriden Mikrosystemen** 281
B. Wolf; Universität Freiburg

Multimedia / Informationstechnik

- Konzeption der Bewegungskompensation eines MPEG-2 HDTV-Videodecoders** 285
T. Schleinig (1), U. Moslehner (1), M. Sedner (1), D. Müller (1), H.Krahn (2), M. Talmi (2);
(1) TU Chemnitz; (2) Heinrich-Hertz-Institut für Nachrichtentechnik, Berlin
- Chipsatz zur Echtzeit-Generierung von 3D-Graphik** 291
M. Schlicht, C. Meißl; FhG IIS, Erlangen
- Programmierbarer Bild-Prozessor für Video Coding, 2D/3D Graphik und Bildvorverarbeitung** 297
U. Ramacher, W. Raab, N. Brüls, U. Hachmann, C. Sauer, A. Schackow, J. Gliese, E. Sicheneder, C. Niedermeier, M. Richter, F. Montrone; Siemens, München; R.Schueffny, U.Gehlhaar; TU Dresden;
H.Suesse, S.Altmann; FHG IIS-EAS Dresden;
U.Schulze, C.Luetkemeyer, H.Feldkaemper; RWTH Aachen
- Parallele Implementierung einer Java Virtual Machine mit Erweiterungen für Multimedia** 305
M. Berekovic, H. Kloos, P. Pirsch; Universität Hannover

Sensorik / Mikrosystemtechnik

- 1-Chip-Implementierung einer digitalen CMOS-Video-Kamera mit 110 db Dynamik** . . . 311
U. Ramacher, H. Geib, C. Heer, T. Kodytek; Siemens, München;
I. Koren, J. Werner, J. Dohndorf, J.-U. Schlüssler; TU Dresden;
J.Poidevin; ENST Paris, France;
S.Kirmser; Institut Supérieur d'Electronique du Nord, Lille, France

Monolithisch integrierter Kraftsensor in Standard-CMOS-Technologie	319
B. Dorsch, H.P. Hohe, N. Weber; FhG IIS, Erlangen	
A Wide Dynamic Range CMOS Imager	323
J. Huppertz, R. Hausschild, B.J. Hosticka, T. Kneip, M. Schwarz; FhG IMS, Duisburg	
Optimierung einer Kalibrieranordnung aus Mikrospulen für ein neuartiges vollintegriertes Magnetfeldsensormsystem	329
D. Dudenbostel, R. Laur; Universität Bremen	