

Inhalt

Vorwort — V

- 1 Grundlagen der Digitaltechnik — 1**
 - 1.1 Aufbau und Eigenschaften von Zahlensystemen — 2
 - 1.1.1 Bit-, Byte- und Word-Format — 7
 - 1.1.2 Umwandlung (Konvertierung) von Zahlen — 9
 - 1.1.3 Ermittlung der Zahl aus dem Zahlenwert — 12
 - 1.1.4 Rechnen mit polyadischen Zahlen — 14
 - 1.1.5 Darstellung negativer Zahlen — 19
 - 1.2 Codierung — 22
 - 1.2.1 Codeeigenschaften — 24
 - 1.2.2 Einschrittige Codes — 27
 - 1.2.3 Fehlererkennungs_codes — 28
 - 1.2.4 Fehlerkorrekturcodes — 30
 - 1.2.5 BCD-Codes — 32
 - 1.2.6 Alphanumerische Codes — 37
 - 1.3 Kanalcodierung — 43
 - 1.3.1 Binäre Leitungscodes — 43
 - 1.3.2 Pseudoternäre Leitungscodes — 45
 - 1.3.3 Ternäre Leitungscodes — 48

- 2 Messgeräte in der Digitaltechnik — 51**
 - 2.1 Multimeter (Vielfachmessgerät) — 51
 - 2.2 Arbeiten mit Betriebsmessgeräten — 54
 - 2.3 Arbeiten mit dynamischen Messköpfen — 55
 - 2.4 Messungen mit Wattmeter — 56
 - 2.5 Messungen mit einem 2-Kanal-Oszilloskop — 57
 - 2.6 Messungen mit einem 4-Kanal-Oszilloskop — 58
 - 2.7 Bitmustergenerator — 59
 - 2.8 Logikanalysator — 62
 - 2.9 Frequenzzähler — 65
 - 2.10 Logikkonverter — 68

- 3 Schaltalgebra — 73**
 - 3.1 Darstellungsarten der booleschen Funktionen — 74
 - 3.1.1 Schaltterme — 74
 - 3.1.2 Schaltnetz und Schaltsymbole — 76
 - 3.1.3 Axiome, Gesetze und Theoreme der Schaltalgebra — 79
 - 3.1.4 Vergleich von logischen Schaltungen — 81

- 3.1.5 Termumformungen — **83**
- 3.1.6 Konjunktive und disjunktive Normalform — **86**
- 3.1.7 Logische Funktionen — **94**
- 3.2 NOR- und NAND-Schaltungen — **101**
- 3.2.1 EXOR-Funktion — **104**
- 3.2.2 XOR-Funktion — **105**
- 3.2.3 Vereinfachung von Schaltungen — **106**
- 3.2.4 Entwicklungstheoreme — **112**
- 3.2.5 Verfahren nach Quine und McCluskey — **115**
- 3.2.6 Entwurf von digitalen Steuerungsschaltungen — **120**
- 3.2.7 Grundsaltungen für die Steuerungstechnik — **122**
- 3.2.8 Codierschaltungen — **125**
- 3.2.9 Speicherschaltung — **127**
- 3.2.10 Rechenschaltungen — **128**
- 3.2.11 Addierschaltung — **131**

- 4 Schaltungen mit logischen Grundfunktionen — 135**
- 4.1 Arbeiten mit der TTL-Bibliothek — **135**
- 4.1.1 Untersuchen des NAND-Gatters 7400 — **135**
- 4.1.2 Untersuchen des NAND-Gatters 7403N — **138**
- 4.1.3 Untersuchen des AND-Gatters 7408 — **139**
- 4.1.4 Untersuchen des ODER-Gatters 7432 — **140**
- 4.1.5 Untersuchen des NICHT-Gatters 7404 — **141**
- 4.1.6 Untersuchen des Exklusiv-ODER-Gatters 7486 — **141**
- 4.2 Statische und dynamische Eigenschaften von TTL-Bausteinen — **142**
- 4.2.1 NICHT-Gatter — **142**
- 4.2.2 Treiber (nicht invertierender TTL-Verstärker) — **147**
- 4.2.3 UND-Verknüpfung mit dem TTL-Baustein 7408 — **149**
- 4.2.4 ODER-Verknüpfung mit dem Baustein 7432 — **150**
- 4.2.5 NAND-Verknüpfung mit dem Baustein 7400 — **152**
- 4.2.6 NOR-Verknüpfung mit dem Baustein 7402 — **155**
- 4.3 Beispiele zur booleschen Algebra — **156**
- 4.3.1 Verknüpfung von Eingangsvariablen — **156**
- 4.3.2 Inhibition und Implikation — **159**
- 4.3.3 Aufbau einer Antivalenz- bzw. Exklusiv-ODER-Funktion — **159**
- 4.3.4 Aufbau einer Äquivalenz- bzw. Inklusiv-ODER-Funktion — **160**
- 4.3.5 UND/ODER/NICHT-Gatter — **161**
- 4.3.6 Digitaler Komparator — **163**
- 4.3.7 Größer-Gleich-Kleiner-Vergleicher — **165**
- 4.3.8 Halbaddierer — **165**
- 4.3.9 Halbsubtrahierer — **167**
- 4.3.10 Volladdierer — **168**

- 4.3.11 Elektronische Weiche — 169
- 4.3.12 Digitaler Polumschalter — 171
- 4.3.13 Digitaler Drehschalter — 172
- 4.4 Digitaler Analogschalter — 175
 - 4.4.1 Bilateraler Schalter (Anlogschalter) — 176
 - 4.4.2 Arbeitsweise von Anlogschaltern — 180
 - 4.4.3 Analoge Frequenzweiche — 183
 - 4.4.4 Programmierbare Eingangsstufen — 184
- 4.5 Schaltung mit CMOS-Bausteinen — 185
 - 4.5.1 Invertierender CMOS-Buffer 4049 — 186
 - 4.5.2 Nicht invertierender CMOS-Buffer 4050 — 192
 - 4.5.3 Nicht invertierender und invertierender CMOS-Buffer 4041 — 194
 - 4.5.4 CMOS-NAND-Gatter 4011 — 195
 - 4.5.5 CMOS-NOR-Gatter 4001 — 197
 - 4.5.6 Elektronische Schalter mit mechanischer Auslösung — 202
 - 4.5.7 NOR- und NAND-Flipflops — 203
- 5 Codierer, Decodierer und Umcodierer — 205**
 - 5.1 Codierer — 210
 - 5.1.1 Dezimal- zu BCD-Codierer mit ODER-Gatter — 211
 - 5.1.2 Dezimal- zu BCD-Codierer 74147 — 213
 - 5.1.3 Dezimal-zu-Aiken-Codierer — 214
 - 5.1.4 Dezimal-zu-Exzess-3-Codierer — 216
 - 5.1.5 BCD-zu-Dezimal-Decoder 7442 — 217
 - 5.2 Anzeigeeinheiten mit Decoder — 221
 - 5.2.1 7-Segment-Anzeige ohne und mit 7-Segment-Decoder — 222
 - 5.2.2 7-Segment-Decoder — 226
 - 5.2.3 Pegel- und Signalauswertung mit 7-Segment-Anzeige — 229
 - 5.2.4 Dezimal-zu-Gray-Codierer — 231
 - 5.3 Schaltkreise in TTL-Technik — 232
 - 5.3.1 BCD-zu-Dezimal-Decoder/Anzeigentreiber (o.C., 30 V, 80 mA) 7445 — 232
 - 5.3.2 BCD-zu-7-Segment-Decoder/Anzeigentreiber (o.C., 30 V) 7446 — 233
 - 5.3.3 3-Bit-Binärdecoder/Demultiplexer (3 zu 8) 74138 — 235
 - 5.3.4 Zwei 2-Bit-Binärdecoder/Demultiplexer 74139 — 236
 - 5.4 Schaltkreise in CMOS-Technik — 238
 - 5.4.1 BCD-zu-Dezimal-Decoder 4028 — 238
 - 5.4.2 8-zu-3-Prioritätscodierer 4532 — 240
- 6 Speicherschaltungen und spezielle Schaltfunktionen — 243**
 - 6.1 Bistabile Kippschaltungen bzw. Flipflops — 244
 - 6.1.1 NAND- und NOR-Flipflop — 245

- 6.1.2 NAND- und NOR-Speicherflipflop — **246**
- 6.1.3 D-Flipflop — **248**
- 6.1.4 JK-Flipflop — **250**
- 6.1.5 Master-Slave-Flipflop — **255**
- 6.1.6 JK-Master-Slave-Flipflop 7472 — **256**
- 6.1.7 D-Flipflop mit Preset und Clear — **260**
- 6.1.8 Untersuchung und Anwendungen des TTL-Bausteins 7475 (Latch-Funktion) — **262**
- 6.1.9 Untersuchung und Anwendungen des TTL-Bausteins 74116 (Latch-Funktion) — **263**
- 6.1.10 Untersuchung und Anwendungen des TTL-Bausteins 74279 (Latch-Funktion) — **264**
- 6.1.11 Untersuchung und Anwendungen des TTL-Bausteins 74373 (Latch-Funktion) — **266**
- 6.1.12 Untersuchung und Anwendungen des TTL-Bausteins 74LS375 (Latch-Funktion) — **268**
- 6.1.13 Untersuchung des TTL-Bausteins 74173 (Registerfunktion) — **269**
- 6.1.14 Untersuchung des TTL-Bausteins 74174 (Registerfunktion) — **270**
- 6.1.15 Untersuchung des TTL-Bausteins 74LS273 (Registerfunktion) — **271**
- 6.1.16 Untersuchung des TTL-Bausteins 74LS374 (Registerfunktion) — **272**
- 6.1.17 Untersuchung des TTL-Bausteins 74LS377 (Registerfunktion) — **274**
- 6.2 Monostabile Kippschaltung oder Monoflop — **276**
 - 6.2.1 Monoflops mit NAND- und NOR-Gattern — **277**
 - 6.2.2 Einfache Monoflops mit NAND- und NOR-Gattern — **280**
 - 6.2.3 Integriertes Monoflop 74121 — **282**
 - 6.2.4 Monoflops für extrem kurze Verzögerungszeiten — **284**
 - 6.2.5 Monoflops mit dem Baustein 555 — **285**
 - 6.2.6 Nachtriggerbares Monoflop mit dem 555 — **288**
 - 6.2.7 Verzögerungen von Impulsflanken durch ein Monoflop — **289**
 - 6.2.8 Impulsverzögerungen durch zwei Monoflops — **291**
 - 6.2.9 Sequentielle Laufzeitschaltung — **292**
- 6.3 Rechteckgeneratoren — **293**
 - 6.3.1 Grundsaltungen eines Rechteckgenerators — **294**
 - 6.3.2 Rechteckgenerator mit Start-Stopp-Eingang — **296**
 - 6.3.3 Rechteckgenerator mit Monoflop — **297**
 - 6.3.4 Rechteckgenerator mit Schmitt-Trigger — **300**
 - 6.3.5 Rechteckgenerator mit simulierten CMOS-NICHT-Gattern — **301**
 - 6.3.6 Quarzstabilisierter Rechteckgenerator — **303**
 - 6.3.7 Rechteckgenerator mit dem 555 — **310**
 - 6.3.8 Schmitt-Trigger mit dem 555 — **312**
 - 6.3.9 Spannungsgesteuerter Frequenzgenerator — **313**
 - 6.3.10 Astabiler Betrieb des 555 mit symmetrischem Tastverhältnis — **314**

- 6.3.11 Einstellbarer Rechteckgenerator — 316
- 6.3.12 Rechteckgenerator mit einstellbarem Tastverhältnis — 317

- 7 Synchroner und asynchroner Zähler und Frequenzteiler — 319**
 - 7.1 Unterschiede zwischen Zähler und Teiler — 320
 - 7.1.1 Codes von Zählern — 321
 - 7.1.2 Dekadische Codes — 324
 - 7.1.3 Tetradische Codes — 325
 - 7.2 Frequenzteiler — 329
 - 7.2.1 Flipflop und ihre Symbole — 329
 - 7.2.2 Frequenzteiler 1 : 2 — 338
 - 7.2.3 Frequenzteiler 1 : 4 — 339
 - 7.2.4 Frequenzteiler 1 : 8 — 341
 - 7.2.5 Frequenzteiler 1 : 16 — 342
 - 7.2.6 Vor- und Rückwärtszähler — 344
 - 7.2.7 Teiler mit negativ-flankengetriggerten JK-Flipflops — 346
 - 7.2.8 Frequenzteiler 1 : 3 — 347
 - 7.2.9 Frequenzteiler 1 : 5 — 349
 - 7.2.10 Frequenzteiler 1 : 6 — 350
 - 7.2.11 Frequenzteiler 1 : 7 — 351
 - 7.2.12 Frequenzteiler 1 : 10 — 352
 - 7.3 Integrierte Binärteiler und Binärzähler — 353
 - 7.3.1 TTL-Baustein 7492 — 353
 - 7.3.2 Frequenzteiler 1 : 16 mit dem 7493 — 356
 - 7.3.3 Frequenzteiler 1 : 256 mit dem 74393 — 357
 - 7.3.4 Dezimalzähler 7490 und 74290 — 361
 - 7.3.5 Modulo-6-Zähler — 364
 - 7.3.6 Modulo-100-Zähler mit zweistelliger Anzeige — 365
 - 7.3.7 Modulo-60-Zähler mit zweistelliger Anzeige — 366
 - 7.3.8 Modulo-50-Zähler mit zweistelliger Anzeige — 367
 - 7.3.9 Modulo-24-Zähler mit zweistelliger Anzeige — 369
 - 7.3.10 Modulo-12-Zähler mit zweistelliger Anzeige — 370
 - 7.4 Synchroner Zähler — 371
 - 7.4.1 Synchroner Modulo-4-Vorwärtszähler — 372
 - 7.4.2 Synchroner Modulo-8-Vorwärtszähler — 374
 - 7.4.3 Synchroner Modulo-16-Vorwärtszähler — 375
 - 7.4.4 Synchroner Vorwärtszähler für den BCD-Code — 378
 - 7.4.5 Synchroner Vorwärtszähler für den Aiken-Code — 380
 - 7.4.6 Synchroner Vorwärtszähler für den Exzess-3-Code — 381
 - 7.4.7 Synchroner Vorwärtszähler bis 2 — 382
 - 7.4.8 Synchroner Vorwärtszähler bis 4 — 383
 - 7.4.9 Synchroner Vorwärtszähler bis 5 — 384

- 7.4.10 Synchroner Vorwärtszähler bis 6 — **385**
- 7.4.11 Synchroner Rückwärtszähler für den Dualcode — **386**
- 7.5 Programmierbare Zähler — **387**
- 7.5.1 Dezimalzähler 74160 — **387**
- 7.5.2 Vorwärts-Rückwärts-Dezimalzähler 74190 — **391**

- 8 Aufbau und Anwendungen von Schieberegistern — 397**
- 8.1 Betriebsarten von Schieberegistern — **397**
- 8.1.1 Schieberegister mit seriellem Ein- und Ausgang — **397**
- 8.1.2 Schieberegister mit seriellem Eingang und parallelem Ausgang — **399**
- 8.1.3 Schieberegister mit parallelem Ein- und Ausgang — **401**
- 8.1.4 Schieberegister als Ringzähler nach dem Libaw-Craig-Code — **401**
- 8.2 Integrierte Schieberegister in TTL-Technik — **402**
- 8.2.1 Rechts/Links-4-Bit-Schieberegister 74194 — **402**
- 8.2.2 4-Bit-Schieberegister 74195 mit serieller und paralleler Ein-/Ausgabe und Löschen — **405**
- 8.2.3 4-Bit-Schieberegister 74395 mit paralleler Ein-/Ausgabe, Clear und Tri-State-Ausgängen — **407**
- 8.2.4 8-Bit-Schieberegister 7491 — **409**
- 8.2.5 8-Bit-Schieberegister 74164 mit paralleler Ausgabe und Clear — **410**
- 8.2.6 8-Bit-Schieberegister 74165 mit paralleler Eingabe — **412**
- 8.2.7 8-Bit-Universal-Schieberegister 74198 — **413**
- 8.2.8 8-Bit-Schieberegister 74199 mit serieller und paralleler Ein-/Ausgabe und Clear — **417**

- 9 Programmierbare Logik mit Anwendungen — 421**
- 9.1 Funktionsweise von PLD — **422**
- 9.1.1 PLD-Grundarchitekturen — **424**
- 9.1.2 Vorteile programmierbarer Logikbausteine — **430**
- 9.1.3 Programmierbedingungen — **431**
- 9.1.4 Beschreibungsmethoden — **433**
- 9.2 PLD-Entwicklung mit OrCAD/PLD — **439**
- 9.2.1 Baustein- und Typenunabhängigkeit — **440**
- 9.2.2 Beschreibung eines PLD — **443**
- 9.2.3 Grundlegende Logikbeschreibung — **445**
- 9.2.4 Übersetzung (Compiling) — **450**
- 9.2.5 Testvektorgenerator mit VECTORS — **452**
- 9.2.6 Arbeitsweise des Compilers — **455**
- 9.2.7 Arbeitsweisen der Logikminimierung — **456**
- 9.2.8 Algebraische Reduktion — **457**
- 9.2.9 Vollständige Minimierung — **458**
- 9.2.10 Informationen zum PLD22V10 — **458**

- 9.2.11 Entwurf eines Adressdecoders — 462
- 9.2.12 Numerische Felder in PLD-Bausteinen — 466
- 9.2.13 Grafische Logikbeschreibung — 471

Stichwortverzeichnis — 473